

Notions d'électronique numérique

Les portes logiques de base

Introduction

- En 1854 Georges Boole propose une algèbre basée sur 2 états s'excluant mutuellement :
 - États logiques : 1 ou 0, vrai ou faux, H ou L
 - Variables logiques : symboles pouvant prendre comme valeur des états logiques (A, b, c, out,...)
 - Fonction logique : expression de variables et d'opérateurs logiques

Les portes logiques de base

Introduction (suite)

- L'algèbre de Boole est une algèbre binaire constituée de :
 - Variables binaires prenant les états 0 ou 1
 - Deux lois de composition
 - Somme (OU)
 - Produit (ET)
 - Une loi de complémentation (NOT)
- Chaque état peut être représenté par un niveau de tension (1 : 5V; 0 : 0V)

Les portes logiques de base

Introduction (suite)

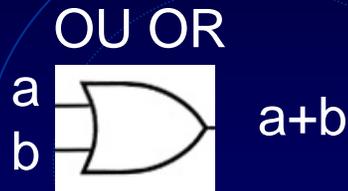
- Chaque fonction logique est représentée à l'aide d'une table de vérité tenant compte de tous les états possibles des entrées
- N variable d'entrée : 2^N lignes



E_0	E_1	E_2	S
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	0

Les portes logiques de base

Les 3 portes de base



$$s = a + b$$

s est vrai si a OU b
est vrai

a	b	s
0	0	0
0	1	1
1	0	1
1	1	1

s est vrai si au moins
une des entrées est à 1

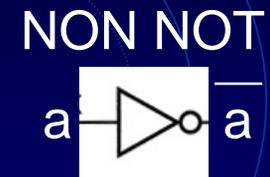


$$s = a . b$$

s est vrai si a ET b
sont vrais

a	b	s
0	0	0
0	1	0
1	0	0
1	1	1

s est vrai si toutes les
entrées sont à 1



$$s = \bar{a}$$

s est vrai
si a est faux

a	s
0	1
1	0



Généralisation

Les portes logiques de base

Propriétés

- Commutativité

$$a+b = b+a$$

$$a.b = b.a$$

- Associativité

$$a+(b+c) = (a+b)+c$$

$$a.(b.c) = (a.b).c$$

- Distributivité

$$a.(b+c) = a.b+a.c$$

$$a+(b.c) = (a+b).(a+c)$$

- Idempotence

$$a+a = a$$

$$a.a = a$$

- Absorption

$$a+a.b = a$$

$$a.(a+b) = a$$

- Involution

$$a = \overline{\overline{a}}$$

Les portes logiques de base

Propriétés (suite)

- Élément neutre

$$a+0 = a$$

$$a.1 = a$$

- Élément absorbant

$$a+1 = 1$$

$$a.0 = 0$$

- Inverse

$$a+\bar{a} = 1$$

$$a.\bar{a} = 0$$

- Théorème de DE Morgan

$$\overline{a+b} = \bar{a} . \bar{b}$$

$$\overline{a.b} = \bar{a} + \bar{b}$$

- Théorème du Consensus

$$a.x+b.\bar{x}+a.b = a.x+b.\bar{x}$$

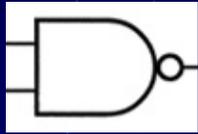
- Encore une relation

$$a + \bar{a}.b = a + b$$

Les portes logiques de base

D'autres opérateurs

NON ET NAND



$$s = \overline{a \cdot b}$$

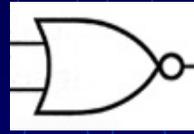
$$s = \overline{a \cdot b}$$

s est vrai si a OU b
est faux

a	b	s
0	0	1
0	1	1
1	0	1
1	1	0

S est faux si toutes les
entrées sont à 1

NON OU NOR



$$s = \overline{a + b}$$

$$s = \overline{a + b}$$

s est vrai si ni a, ni b
ne sont vrais

a	b	s
0	0	1
0	1	0
1	0	0
1	1	0

S est faux si au moins
une des entrées est à 1

Toute fonction logique
peut s'écrire qu'avec
des NON ET (NON OU)

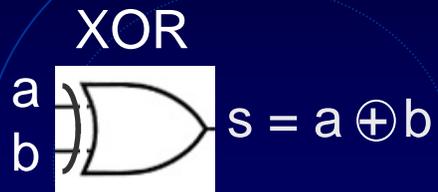
NON ET et NON OU ne
sont pas associatifs



Généralisation

Les portes logiques de base

D'autres opérateurs (suite)

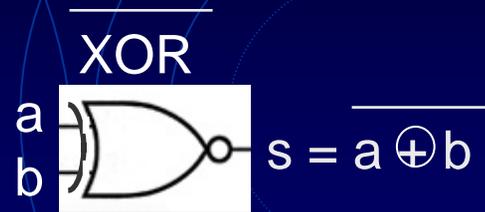


$$s = a \oplus b$$

s est vrai si a OU b
est vrai (mais pas les deux)

Opérateur différence

a	b	s
0	0	0
0	1	1
1	0	1
1	1	0



$$s = a \oplus b$$

a	b	s
0	0	1
0	1	0
1	0	0
1	1	1

s vaut 1 si le nombre de variable à 1 est impaire

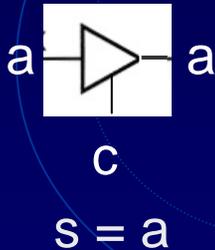


Généralisation

Les portes logiques de base

La logique trois états

3 états three states



Un état supplémentaire
(considéré comme déconnecté)

c	a	s
1	0	0
1	1	1
0	X	HiZ

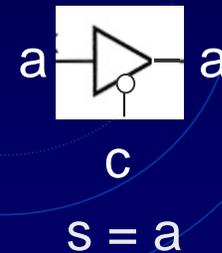


Basse impédance

Haute impédance

(déconnecté)

3 états three states



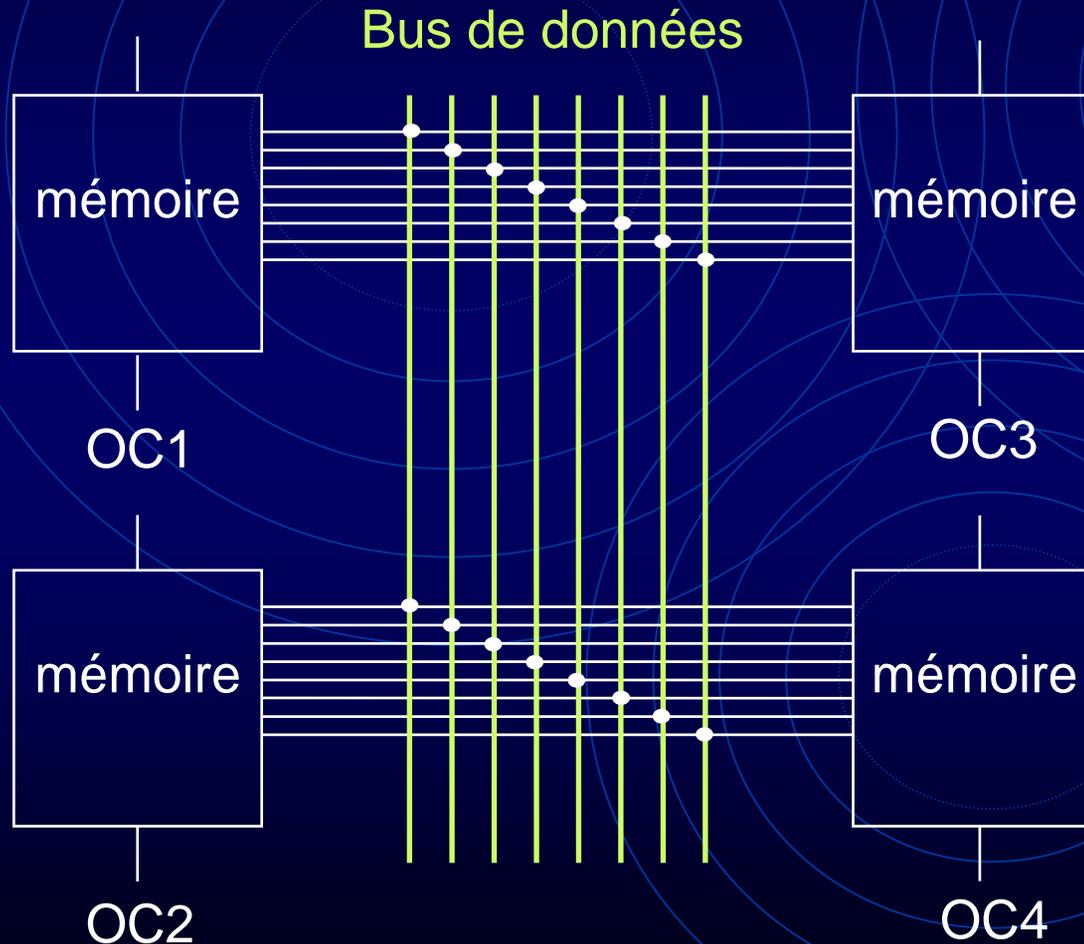
Un état supplémentaire
(considéré comme déconnecté)

c	a	s
0	0	0
0	1	1
1	X	HiZ



Les portes logiques de base

Application de la logique trois états



OC : Output Control

OC = 1 HiZ

OC = 0 données
valides

Le boîtier sélectionné
est en basse
impédance, tous les
autres en haute
impédance

Pas de conflit sur le bus !

Systèmes de numérotation

Les bases utilisées

- La base 10 :
 - Système décimal : dix symboles {0,1,2, ...,9}
 - Nombre de symboles : base de numération

- Exemple :

- $1578 = 1 \cdot 10^3 + 5 \cdot 10^2 + 7 \cdot 10^1 + 8 \cdot 10^0$

Chiffre de poids fort

Chiffre de poids faible

Systemes de numérotation

Les bases utilisées (suite)

- Base 2 (ou binaire) : {0,1}

- Un élément binaire : un bit (binary digit)

- 101001



Bit de
poids fort (MSB Most Significant Bit)



Bit de
poids faible (LSB : Least Significant Bit)

- Un octet : 8 bits

- Base 8 (ou octal) : {0,1,2,3,4,5,6,7}

- Base 16 (ou hexadécimal) : {0,1,2,3,4,5,6,7
,8,9,A,B,C,D,E,F}

Systemes de numérotation

conversion

- D'une base B vers la base 10 :
 - Par addition des puissances de la base
 - La virgule sépare les puissances positives et négatives
- Exemples :
 - $(101101,11)_2 = 1.2^5 + 0.2^4 + 1.2^3 + 1.2^2 + 0.2^1 + 1.2^0 + 1.2^{-1} + 1.2^{-2}$
 $= (45,75)_{10}$
 - $(1A8)_{16} = 1.16^2 + A.16^1 + 8.16^0$
 $= (424)_{10}$

Systemes de numérotation

Conversion (suite)

- Base 2 vers base 8 ou inversement :
 - Par regroupement de 3 bits à partir de la virgule
- Base 2 vers base 16 ou inversement :
 - Par regroupement de 4 bits à partir de la virgule

■ Exemple :

6	2	2	,	6	6	3	base 8
110	010	010	,	110	110	011	base 2
1	1001	0010	,	1101	1001	1	base 2
1	9	2	,	D	9	8	base 16

Simplification des fonctions

Méthodes de simplification

- A l'aide des lois de l'algèbre de Boole
- A l'aide de la table de Karnaugh
- Nécessité du code Gray (binaire réfléchi)

	0	0	0		
	0	0	1		
On complète par des 0	<hr/>				
	0	1	1	Miroir	
	0	1	0		
	<hr/>				
	1	1	0		
On complète par des 1	1	1	1		
	1	0	1		
	1	0	0		

On complète par des 0

On complète par des 1

Simplification des fonctions

Exemple de table de Karnaugh

Table de vérité

a	b	c	f
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	0
1	1	0	1
1	1	1	1

Principe :

- Lire tous les 1
- Les regrouper par 1, 2, 4, 8, ...
- Un même 1 peut servir plusieurs fois
- On enlève les variables qui changent d'état

$$f = b + \overline{a}c$$

Table de Karnaugh

Code Gray

a \ bc	Code Gray			
	00	01	11	10
0	0	0	1	1
1	1	0	1	1

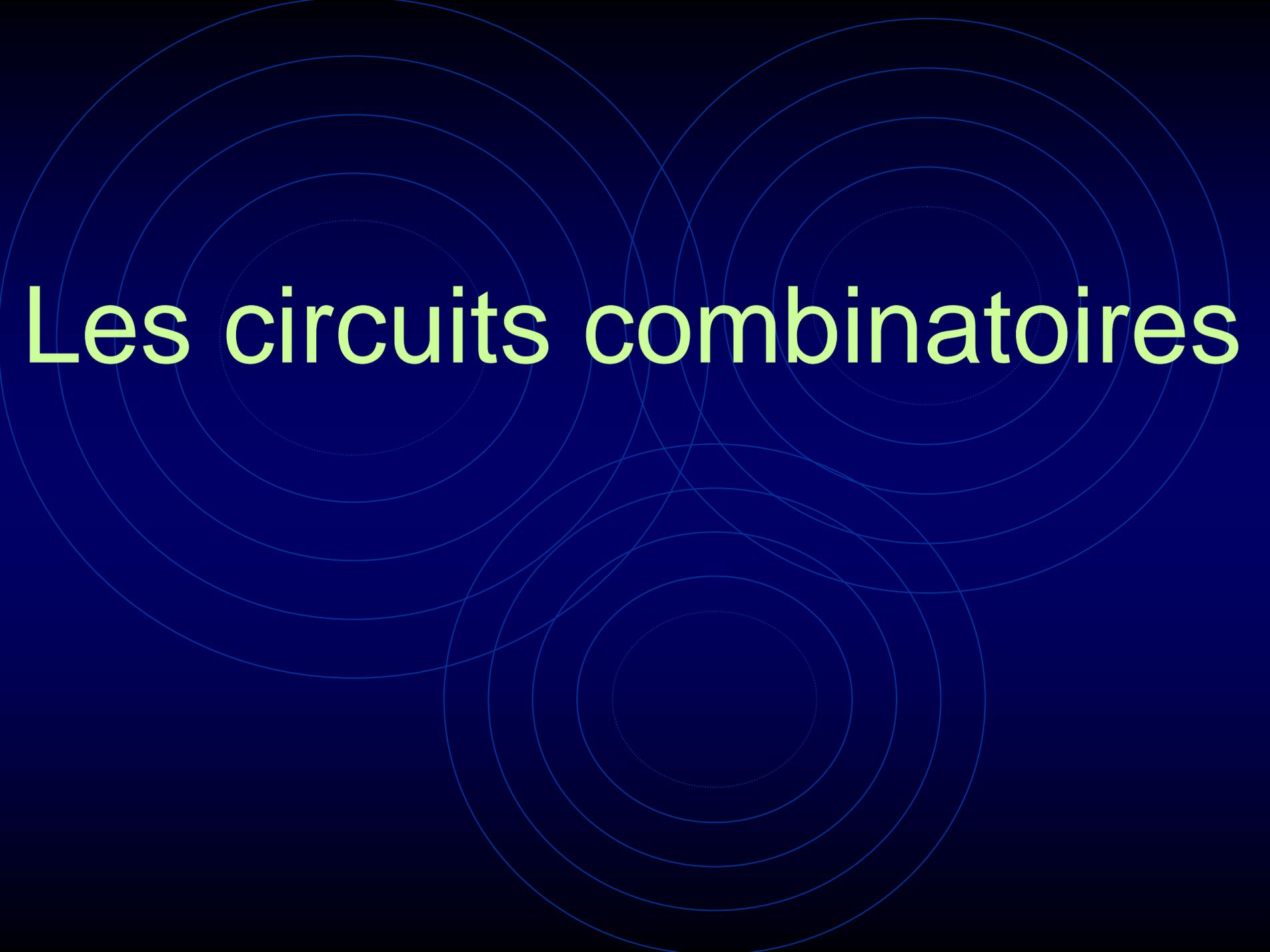
Codes binaires

Quelques codes...

Décimal	Binaire <small>2³ 2² 2¹ 2⁰</small>	Octal	Héxa.	D.C.B <small>2³ 2² 2¹ 2⁰</small>	AIKEN <small>2¹ 2² 2¹ 2⁰</small>	Gray
0	0000	0	0	0000 0000	0000 0000	0000
1	0001	1	1	0000 0001	0000 0001	0001
2	0010	2	2	0000 0010	0000 0010	0011
3	0011	3	3	0000 0011	0000 0011	0010
4	0100	4	4	0000 0100	0000 0100	0110
5	0101	5	5	0000 0101	0000 1011	0111
6	0110	6	6	0000 0110	0000 1100	0101
7	0111	7	7	0000 0111	0000 1101	0100
8	1000	10	8	0000 1000	0000 1110	1100
9	1001	11	9	0000 1001	0000 1111	1101
10	1010	12	A	0001 0000	0001 0000	1111

Circuits logiques

- Les circuits logiques sont des circuits servant à effectuer physiquement des fonctions logiques
- Ils sont de deux types :
 - Circuits combinatoires : les sorties ne dépendent que des entrées
 - Circuits séquentiels : les sorties dépendent des entrées mais également des états antérieurs du circuit (rebouclage de la sortie)



Les circuits combinatoires

Les circuits combinatoires

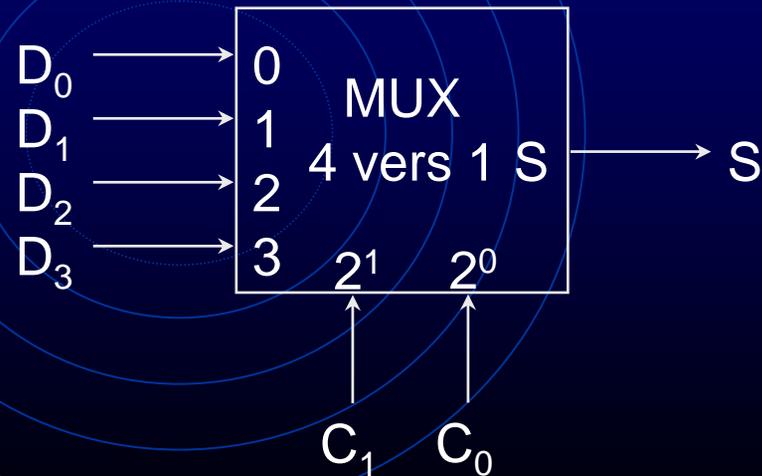
- Plusieurs types de circuits combinatoires :
 - Multiplexeurs / Démultiplexeurs
 - Codeurs / Décodeurs / Transcodeurs
 - Circuits de comparaison et d'addition
 - Unités arithmétiques et logiques
 - Mémoires et réseaux logiques programmables
 - ...

Multiplexeurs et démultiplexeurs

Multiplexeurs

- Un multiplexeur (MUX) sélectionne, à l'aide de n entrées de commande, une des 2^n entrées d'information et la dirige sur la sortie unique (circuit d'aiguillage).
- Exemple: Multiplexeur 4 vers 1

C_1	C_0	S
0	0	D_0
0	1	D_1
1	0	D_2
1	1	D_3

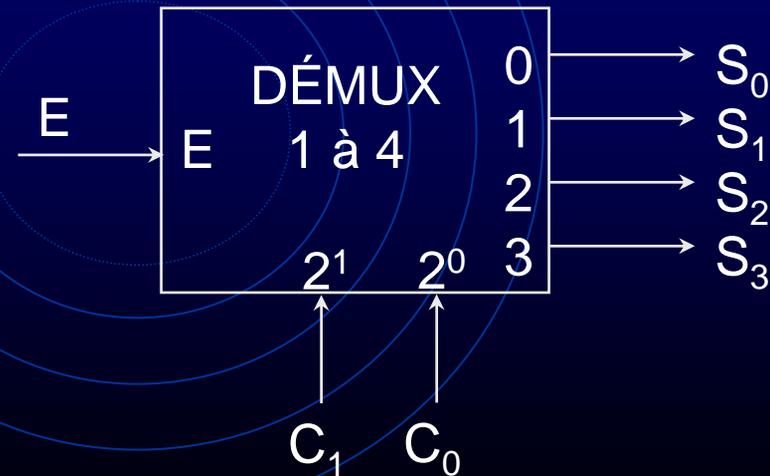


Multiplexeurs et démultiplexeurs

Démultiplexeurs

- Opérateur inverse du multiplexeur. Il distribue le bit E (ou le mot) reçu en entrée unique vers l'une des 2^n sorties possibles S (n : nombre d'entrées de sélection C)

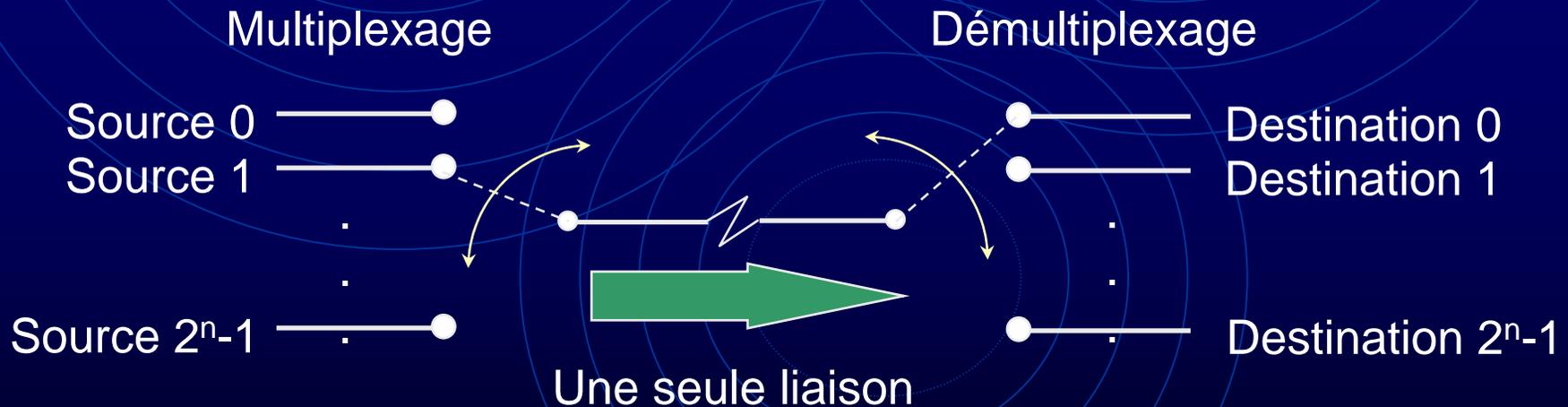
C_1	C_0	S_0	S_1	S_2	S_3
0	0	E	0	0	0
0	1	0	E	0	0
1	0	0	0	E	0
1	1	0	0	0	E



Multiplexeurs et démultiplexeurs

Applications

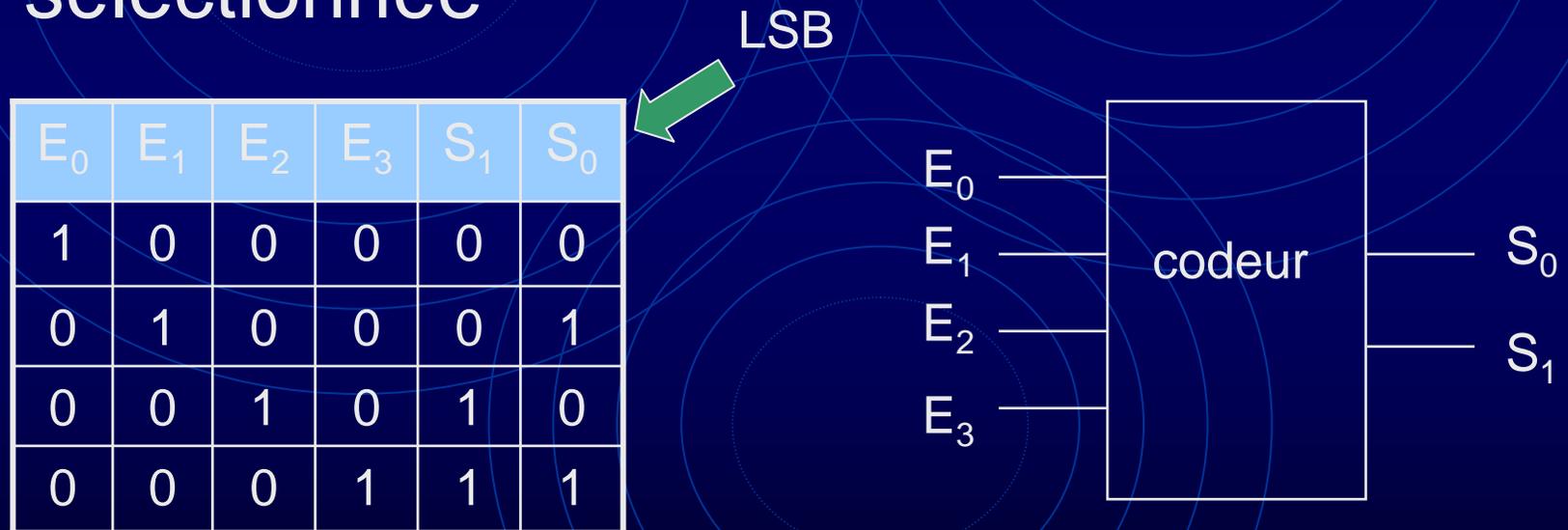
- Réalisation de fonctions binaires
- Conversion parallèle série
- Transmission



Codeurs, décodeurs et transcodeurs

Codeurs (ou encodeur)

- Ce circuit possède 2^n entrées pour n sorties et code en binaire le numéro de l'entrée sélectionnée



- Il permet de scruter un clavier et de retourner le code de la touche enfoncée

Codeurs, décodeurs et transcodeurs

Décodeurs

- Ce circuit sélectionne une sortie (parmi 2^n) dont le numéro est codé en binaire en entrée (n entrées)

LSB



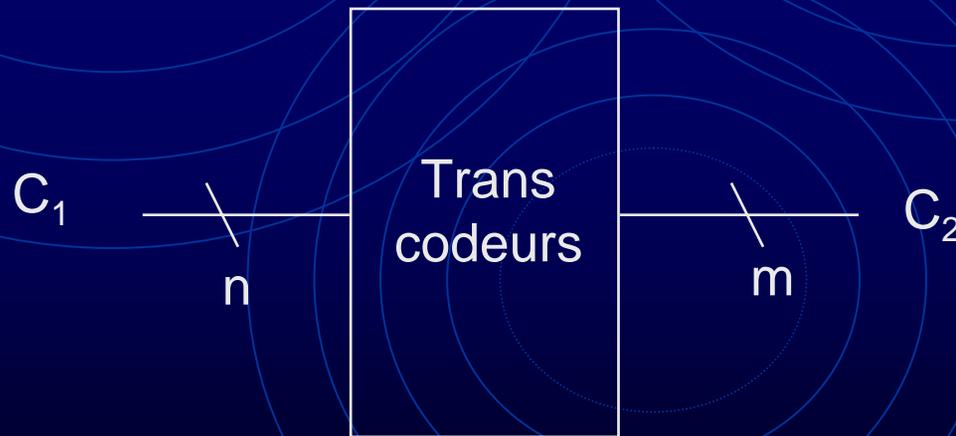
E_1	E_0	S_0	S_1	S_2	S_3
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1



- Il permet de retourner l'adresse ou la position d'un pixel

Transcodeurs

- C'est un circuit à n entrées et m sorties permettant de convertir un code sur n bits en un code sur m bits



Transcodeurs (suite)

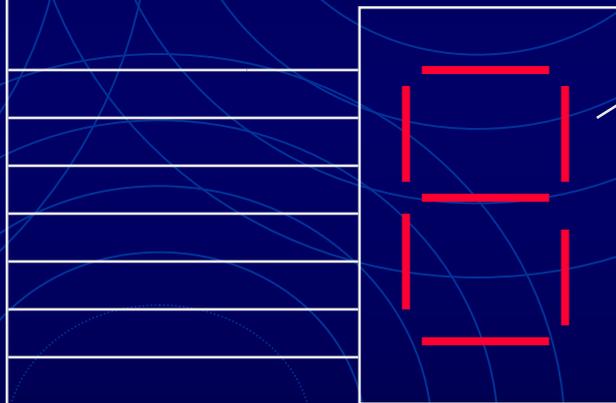
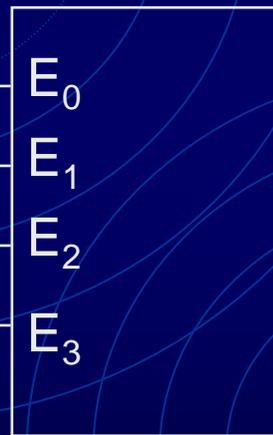
- Exemple du transcodeur D.C.B / 7 segments

Code DCB
de 8

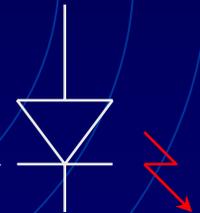


0 — E₀
0 — E₁
0 — E₂
1 — E₃

Code binaire 0 à 9



Configuration alimentation
des diodes (ou LCD)

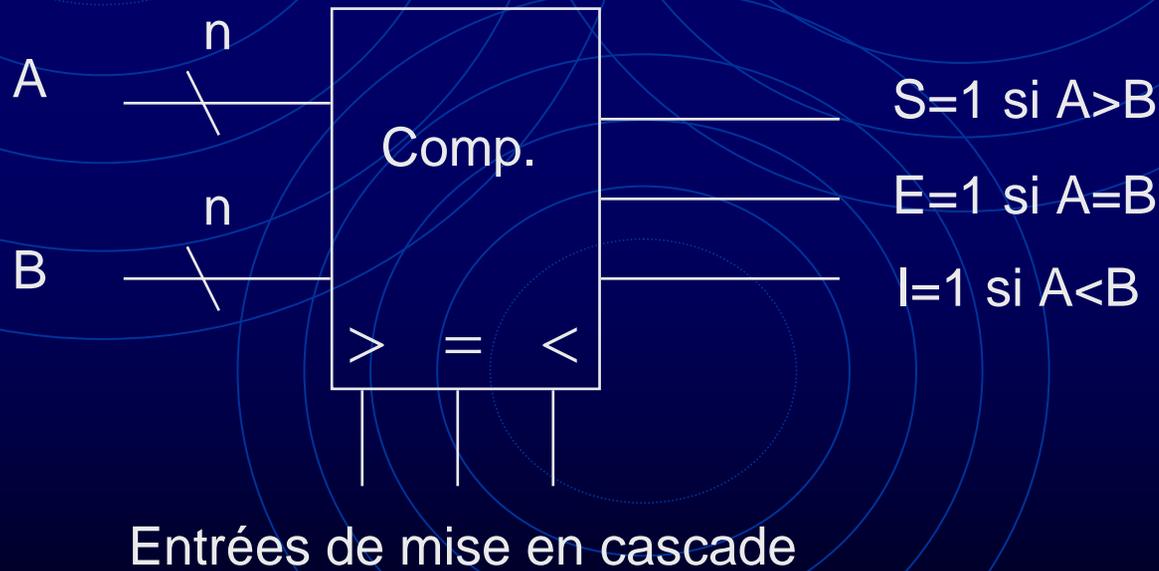


- Nombreux transcodeurs existent en C.I.

Comparateur et additionneur

Comparateur

- Un comparateur est un circuit possédant 3 sorties permettant de comparer les mots binaires en entrée

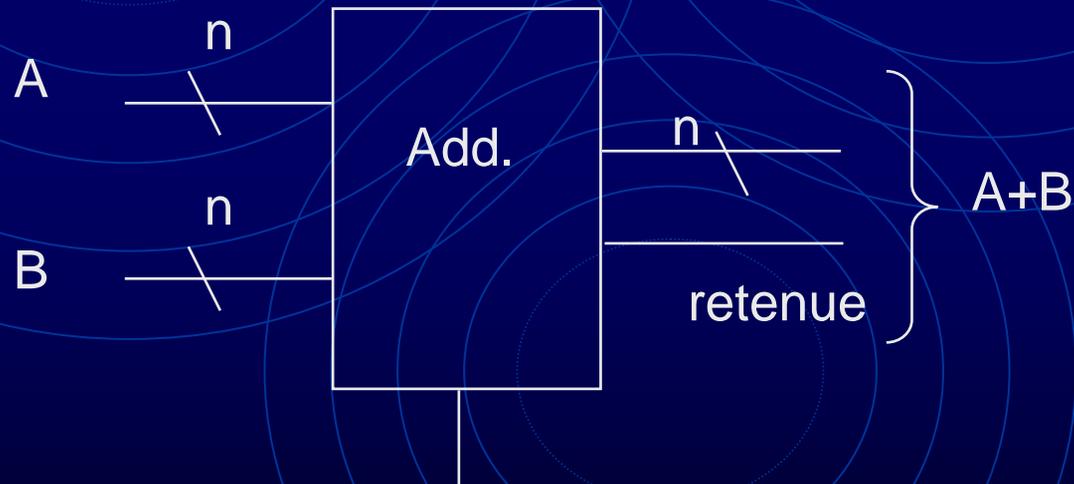


- Comparateur 4 bits ($n=4$) : 7485

Comparteur et additionneur

Additionneur

- Un additionneur est un circuit réalisant l'addition de deux nombres binaires codés sur n bits (résultat codé sur $n+1$ bits)



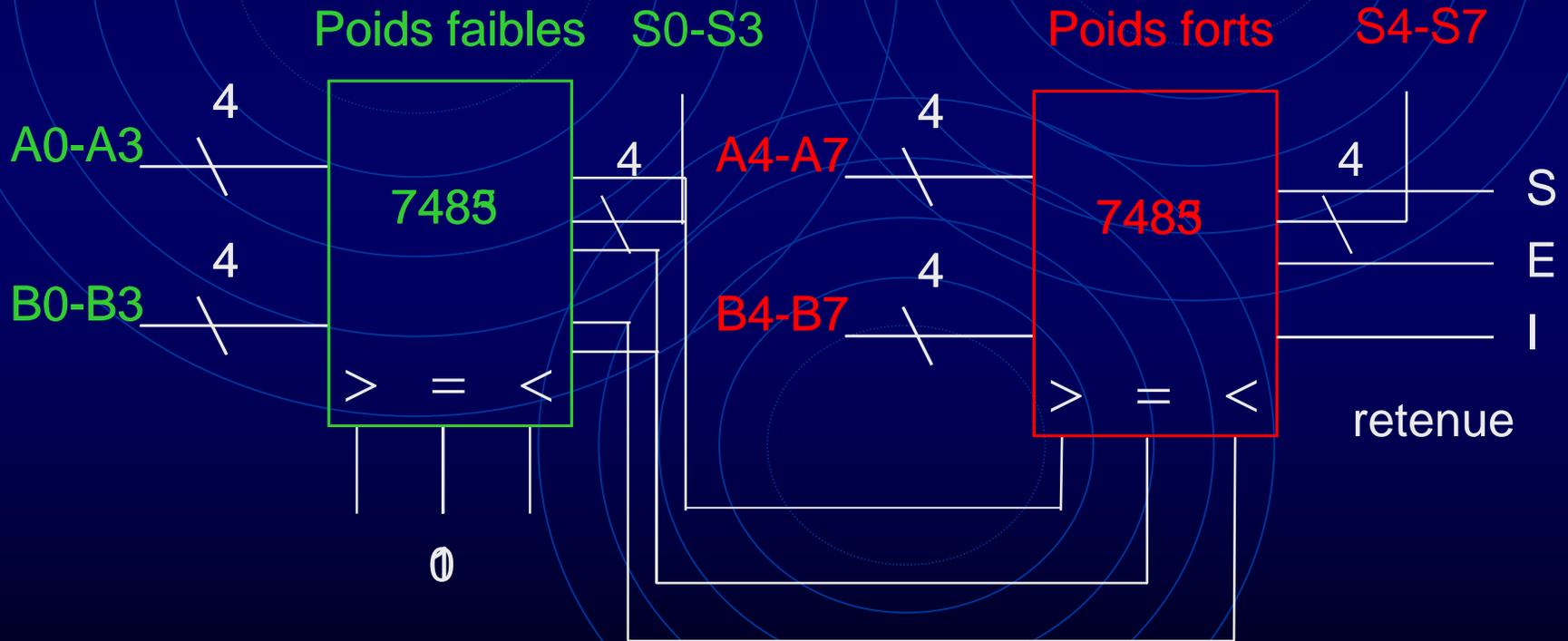
Entrée de mise en cascade (retenue antérieure)

- Additionneur 4 bits ($n=4$) : 7483

Comparateur et additionneur

Mise en cascade

- Ces circuits peuvent facilement se mettre en cascade

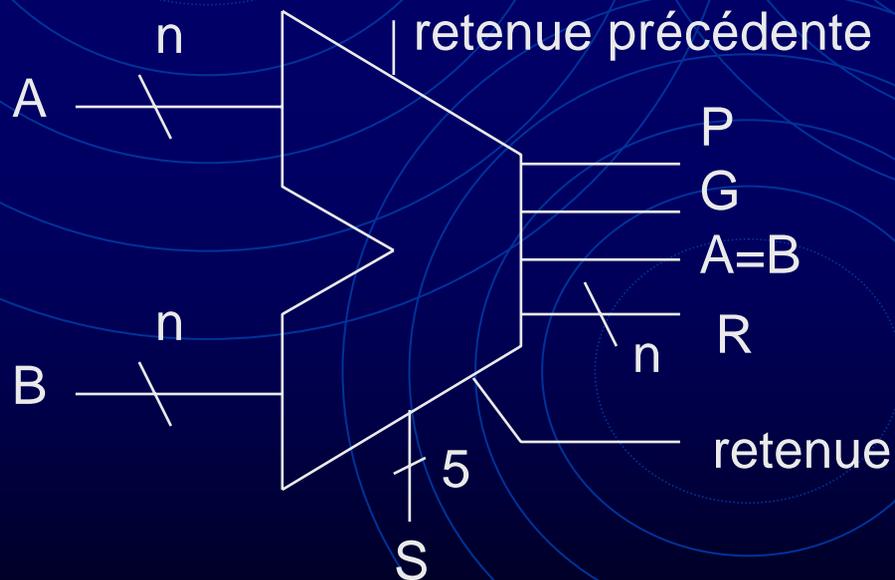


Conditions de 2 bits de 2 bits de 2 bits

L'unité arithmétique et logique

L'unité arithmétique et logique

- C'est un circuit destiné à réaliser différentes opérations (logiques et arithmétiques) en fonction des valeurs câblées sur l'entrée



Choix de la
fonction (32 cas possibles)

Exemple :

$R = A + B$
 $R = A + B$
 $R = A + B + 1$
...
 $R = A \text{ ou } B$
 $R = A \text{ nand } B$
...

Mémoires et réseaux logiques

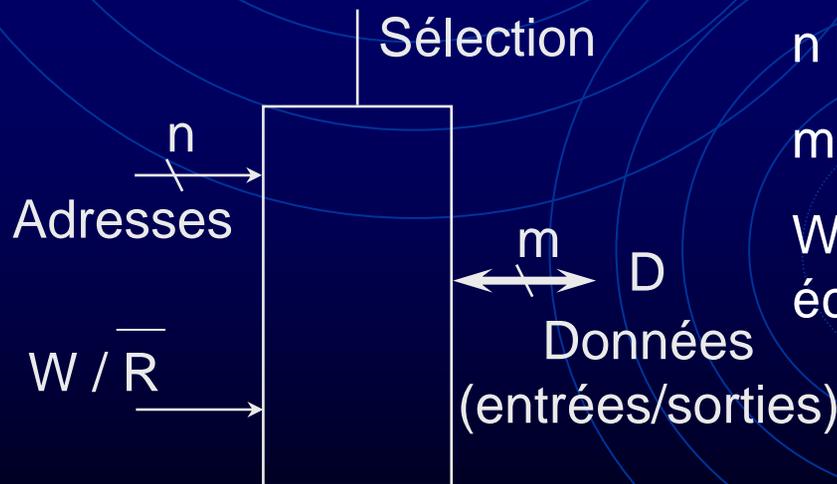
Mémoire

- Circuit répertorié dans les circuits combinatoires même si sa structure de base ne l'est pas
- Leur rôle est de stocker de l'information
- Deux types de mémoires :
 - Mémoire vive (RAM) Random Acces Memory
 - Mémoire morte (ROM) Read Only Mémory

Mémoires et réseaux logiques

Mémoire Vive

- A base de condensateurs (DRAM) ou de bascules (SRAM), ces mémoires sont :
 - Accessibles en lecture et en écriture
 - Volatiles



n bits d'adresses : 2^n mots possibles

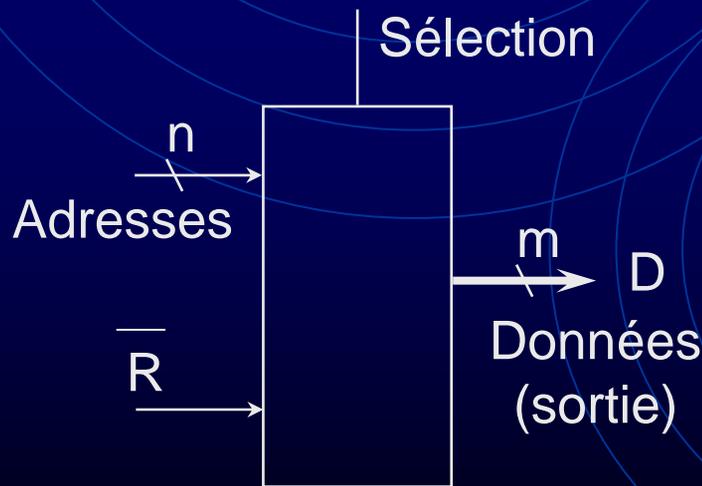
m bits de données : mot codé sur m bits

$\overline{W / R}$: signal de commande (lecture ou écriture)

Mémoires et réseaux logiques

Mémoire Morte

- Ces mémoires ne peuvent être programmées qu'à l'aide d'appareils spécifiques et sont :
 - Accessibles en lecture uniquement
 - Non volatiles



n bits d'adresses : 2^n mots possibles

m bits de données : mot codé sur m bits

\overline{R} : signal de commande (lecture)

Mémoires et réseaux logiques

Applications

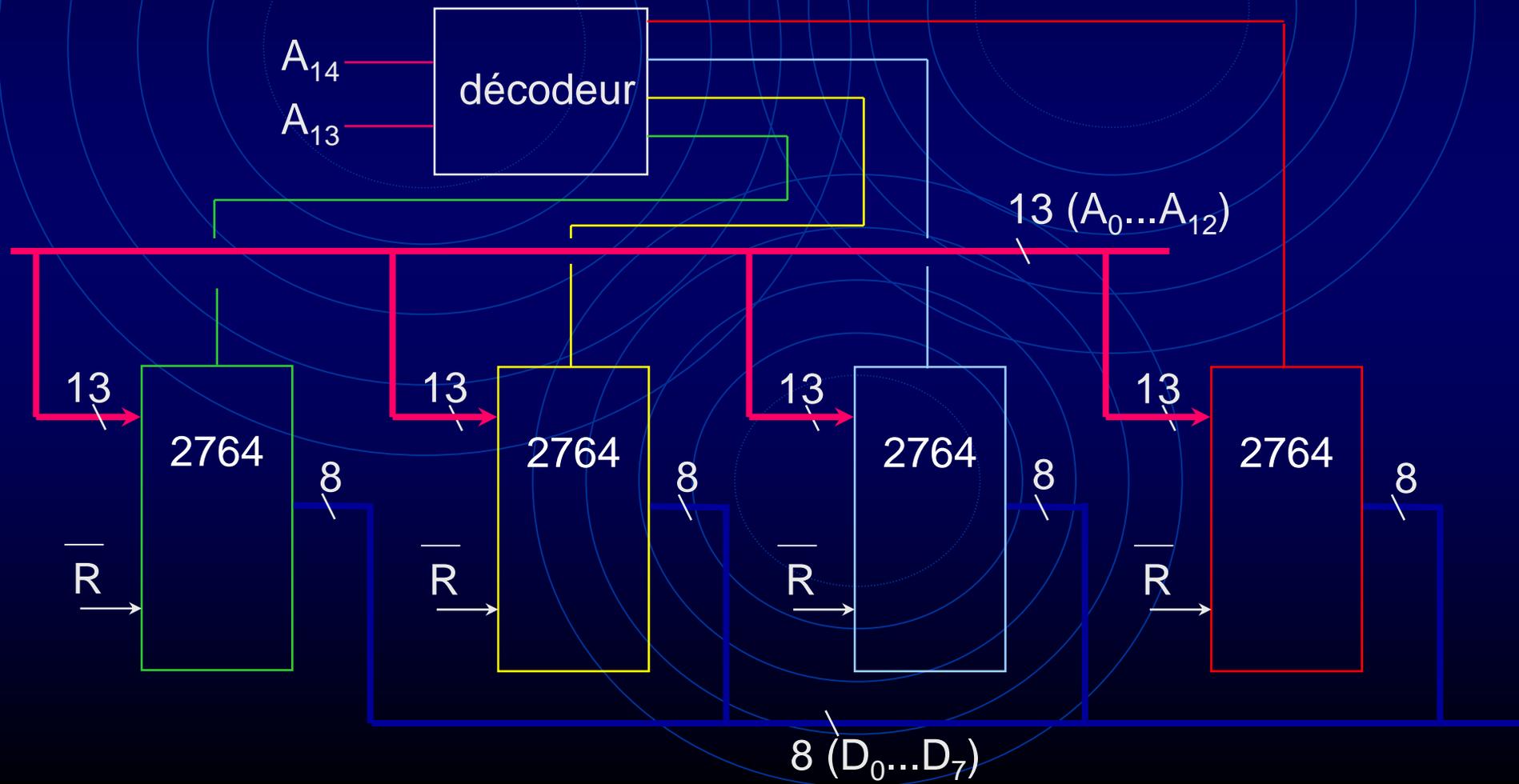
- Transcodeurs (code d'entrée en adresses, code de sortie sur les données)
- Zone mémoire



Mémoires et réseaux logiques

Applications

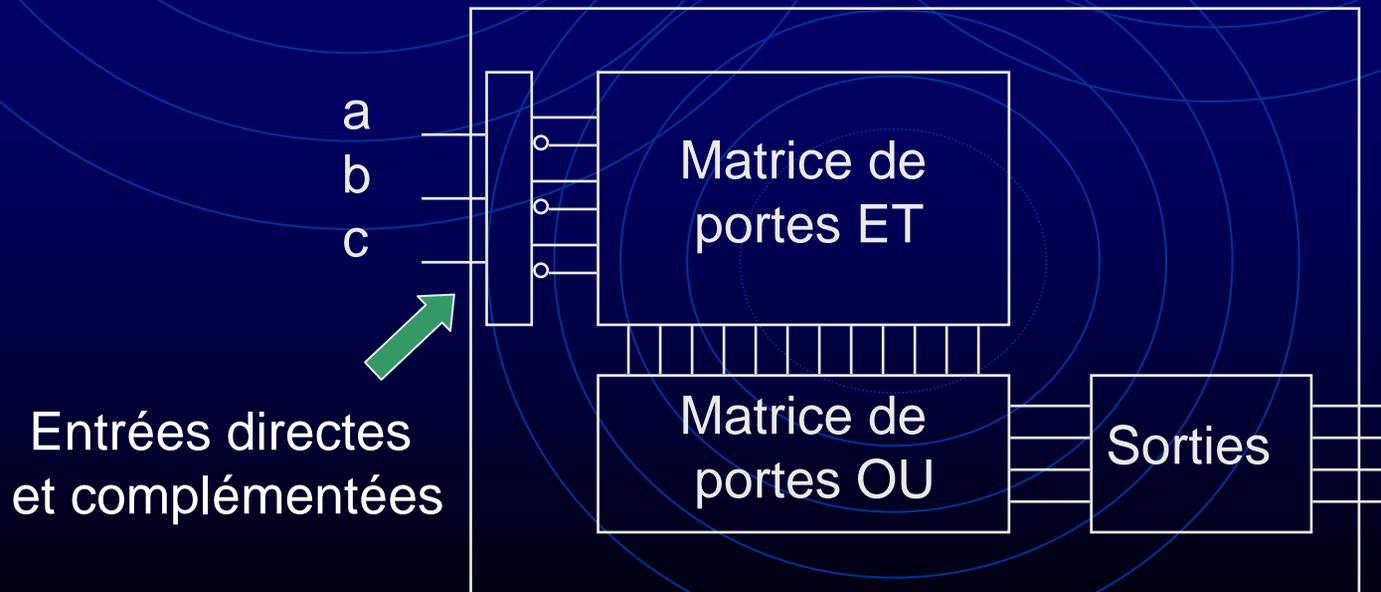
- Réalisation d'une mémoire de 32 K (4 X 8K)



Mémoires et réseaux logiques

Réseaux logiques programmables

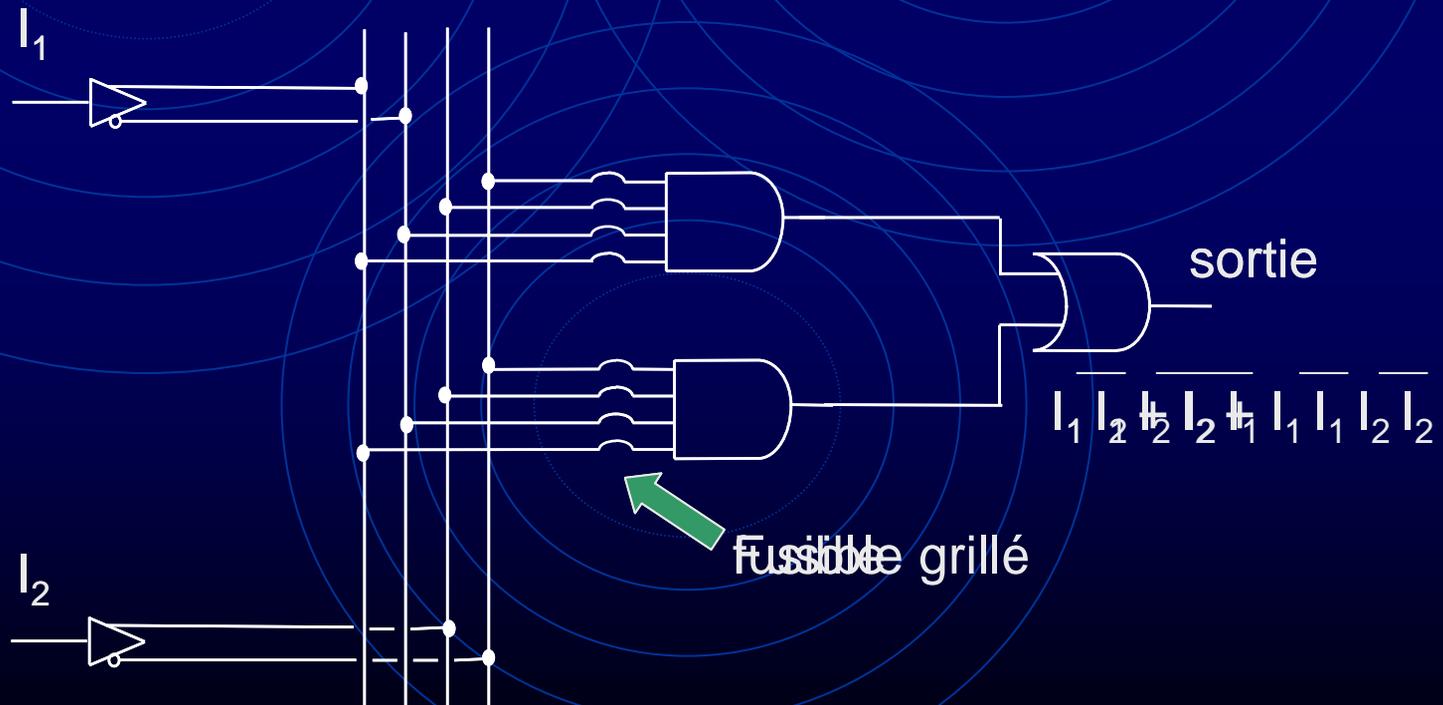
- Ces réseaux logiques (PLD, Programmable Logic Device) sont constitués de matrices de portes ET et OU dont les connexions avec les entrées peuvent être programmées

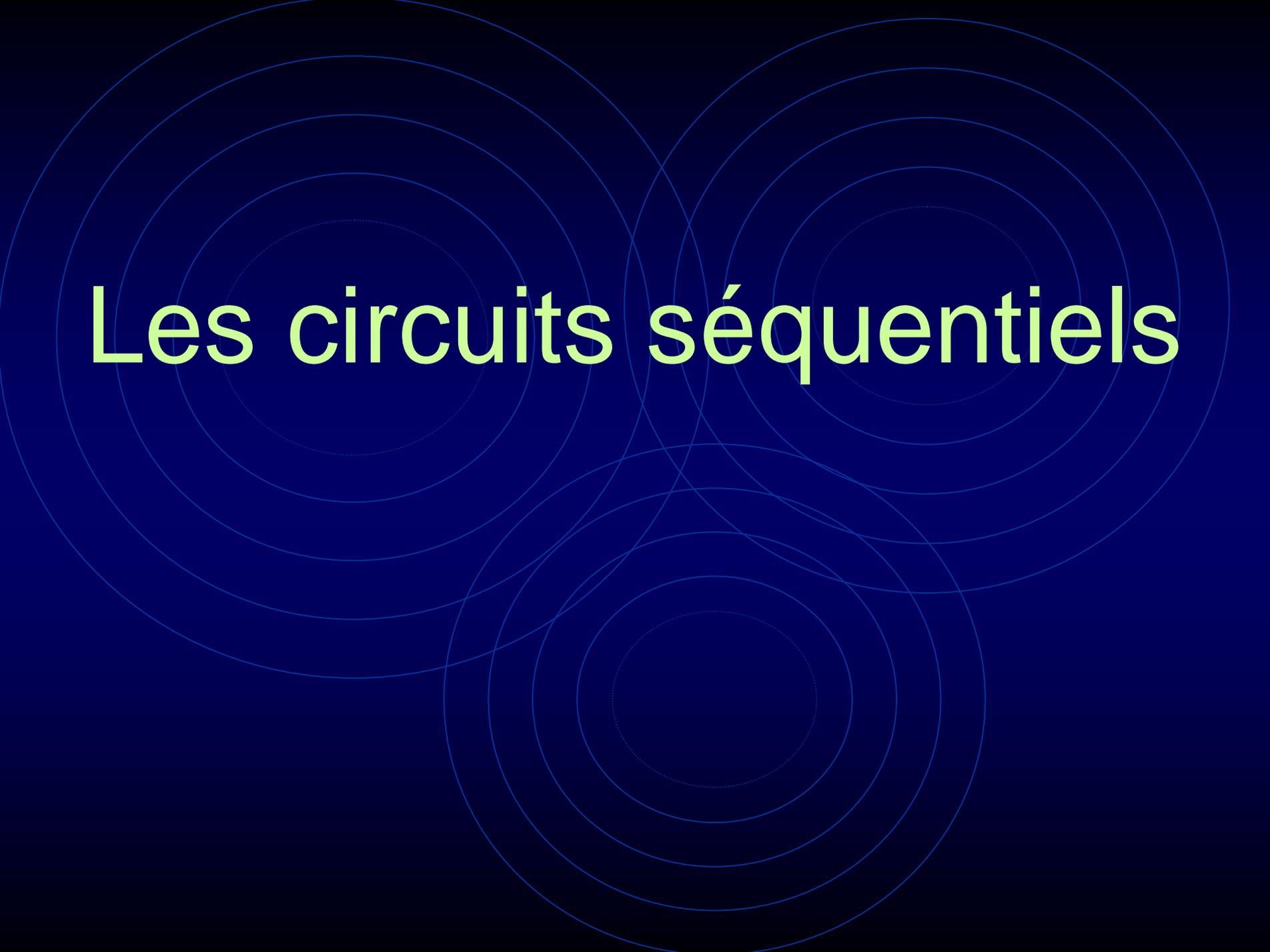


Mémoires et réseaux logiques

Réseaux logiques programmables

- Chaque liaison est programmable à l'aide d'un fusible qu'il est possible de griller à l'aide d'une surtension



The background features three overlapping circles. Each circle contains several concentric inner circles, creating a ripple effect. The circles are light blue and overlap in the center of the slide.

Les circuits séquentiels

Les circuits séquentiels

- Plusieurs types de circuits séquentiels :
 - Bascules
 - Compteurs
 - Registres
 - ...

Les Bascules

- Bascules synchrones et asynchrones
- Bascules asynchrones (Bascule RS)
- Bascules synchrones :
 - Bascules RST
 - Bascules JK
 - Bascules D
 - Bascules de type T
- Mise en œuvre des bascules

Les Bascules

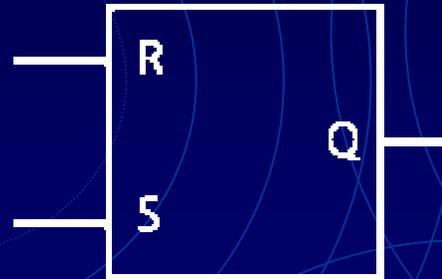
Bascules Asynchrones

- Une bascule asynchrone, est une bascule dont la sortie évolue dès lors qu'un changement a lieu sur l'une des entrées
- Il n'existe qu'une seule bascule asynchrone, la bascule RS

Les Bascules

Bascule RS Nor

- Symbole



- R : Reset

- S : Set

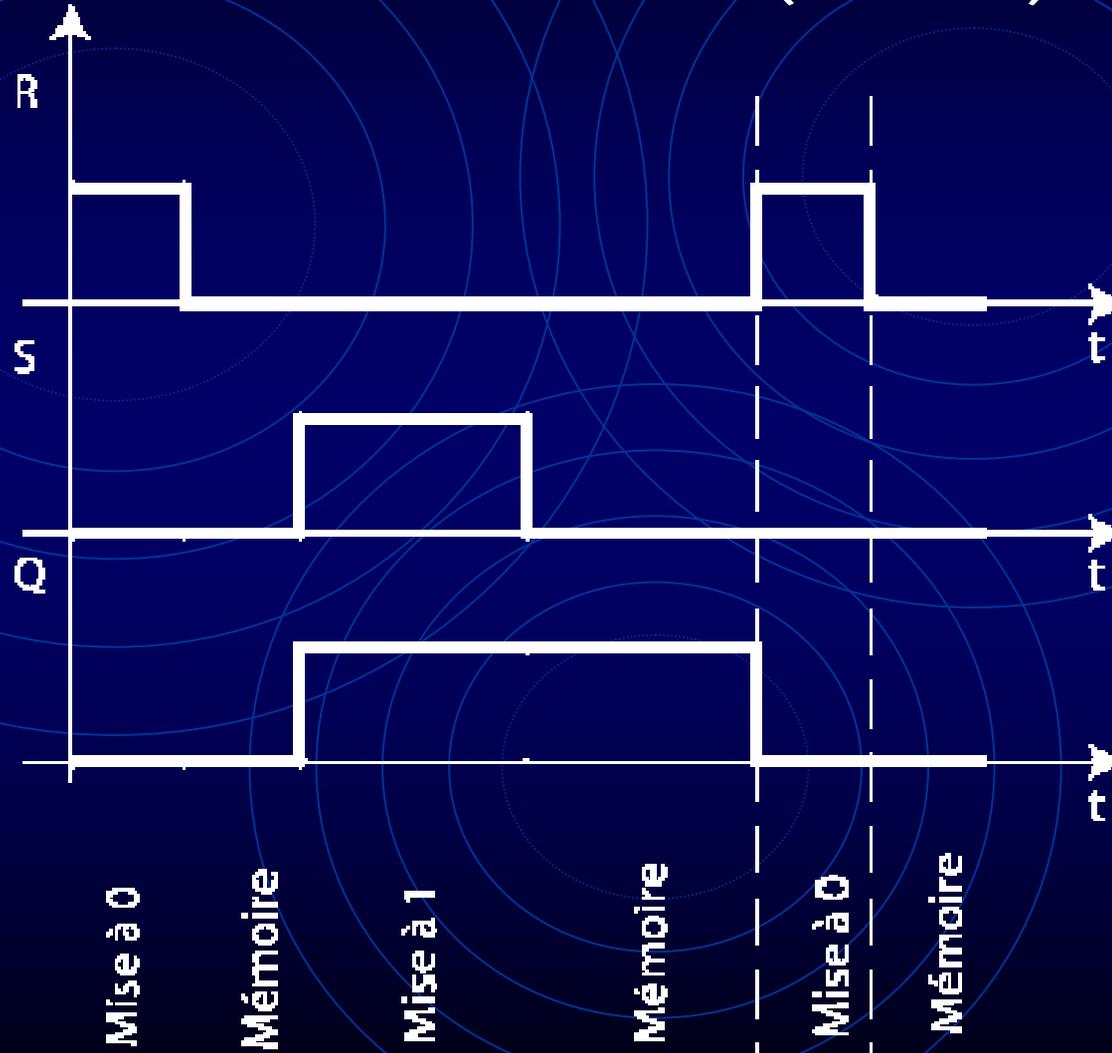
- Signaux actifs à 1

- Table de fonctionnement

R	S	Q_t	Q_{t+}	Fonction
0	0	Q	Q	Mémoire
0	1	Q	1	Mise à 1
1	0	Q	0	Mise à 0
1	1	Q	0	Effacement prioritaire

Les Bascules

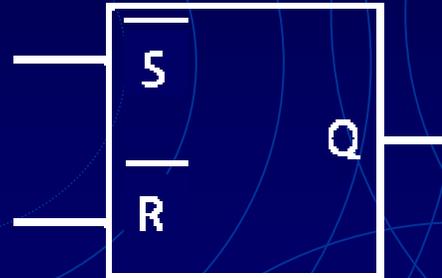
Bascule RS Nor (suite)



Les Bascules

Bascule RS Nand

- Symbole



- \overline{R} : Reset

- \overline{S} : Set

- Signaux actifs à 0

- Table de fonctionnement

\overline{R}	\overline{S}	Q_t	Q_{t+}	Fonction
1	1	Q	Q	Mémoire
1	0	Q	1	Mise à 1
0	1	Q	0	Mise à 0
0	0	Q	1	Inscription prioritaire

Les Bascules

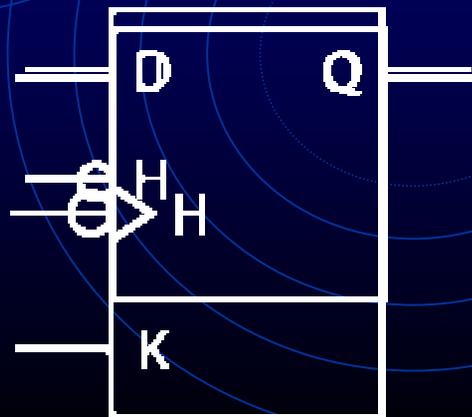
Bascules Synchrones

- L'évolution des sorties est déclenchée par un signal actif d'horloge



- Signaux de synchronisation possibles

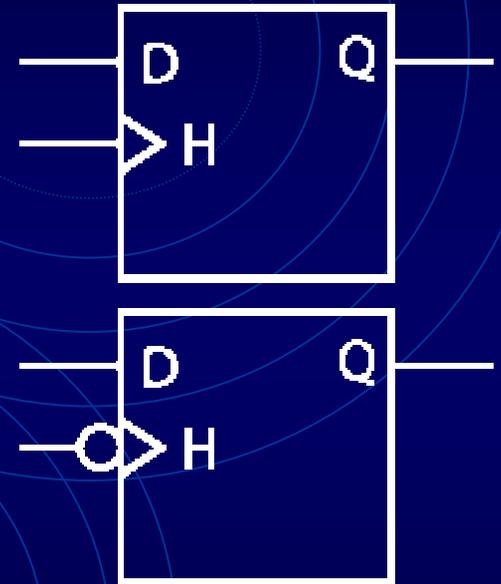
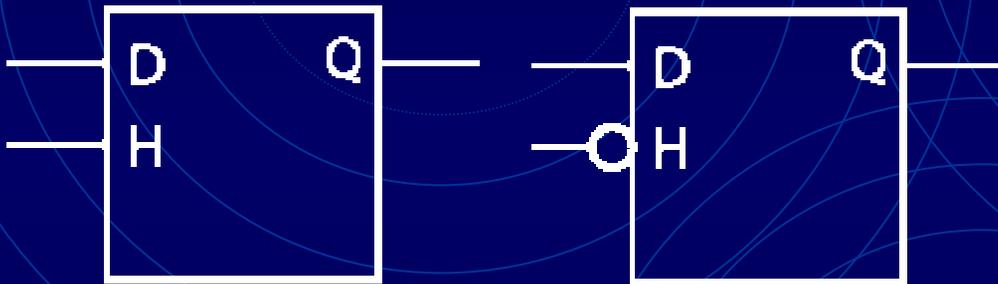
Sur front de montée (Négatif) ou de descente (Positif) (Edge Triggered)



Les Bascules

Bascule D

- Symboles

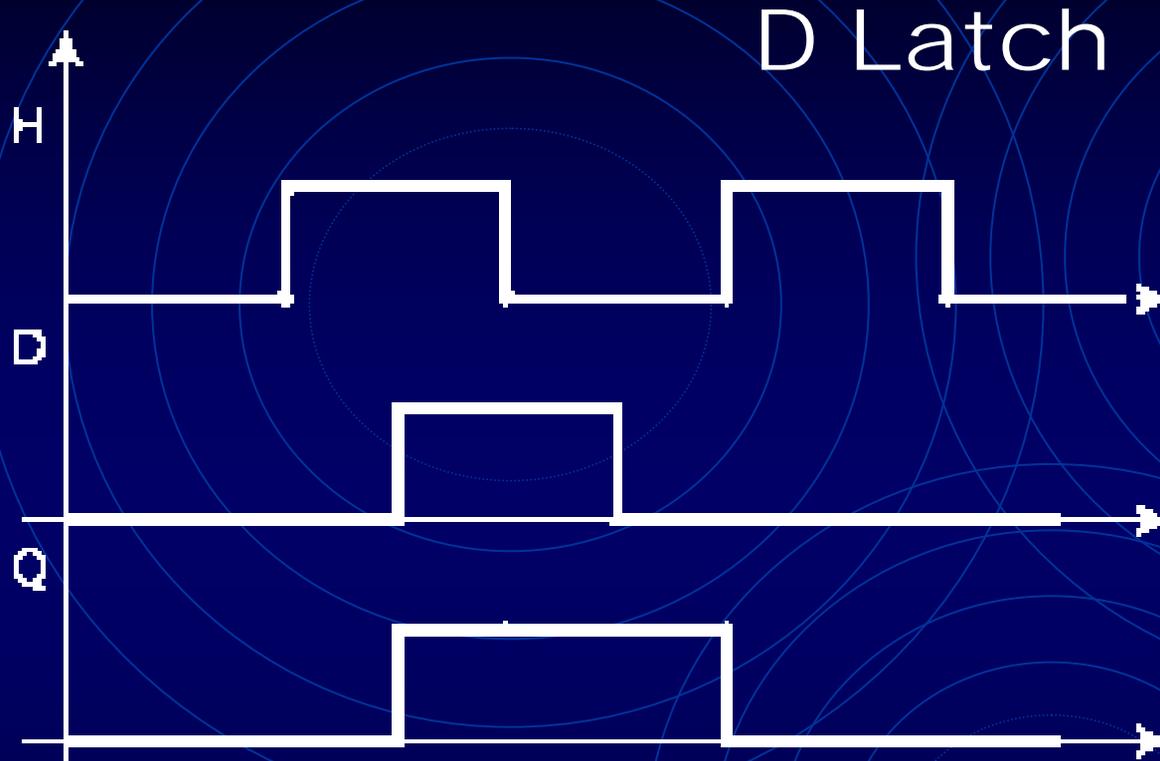


- Fonctionnement :

En présence d'un signal actif d'horloge, la sortie recopie l'entrée

En absence de signal actif, fonction mémoire

Les Bascules



H	D	Q_t	Q_{t+}	Fonction
0	X	Q	Q	Mémoire
1	1	Q	1	Mise à 1
1	0	Q	0	Mise à 0

Mémoire

Recopie

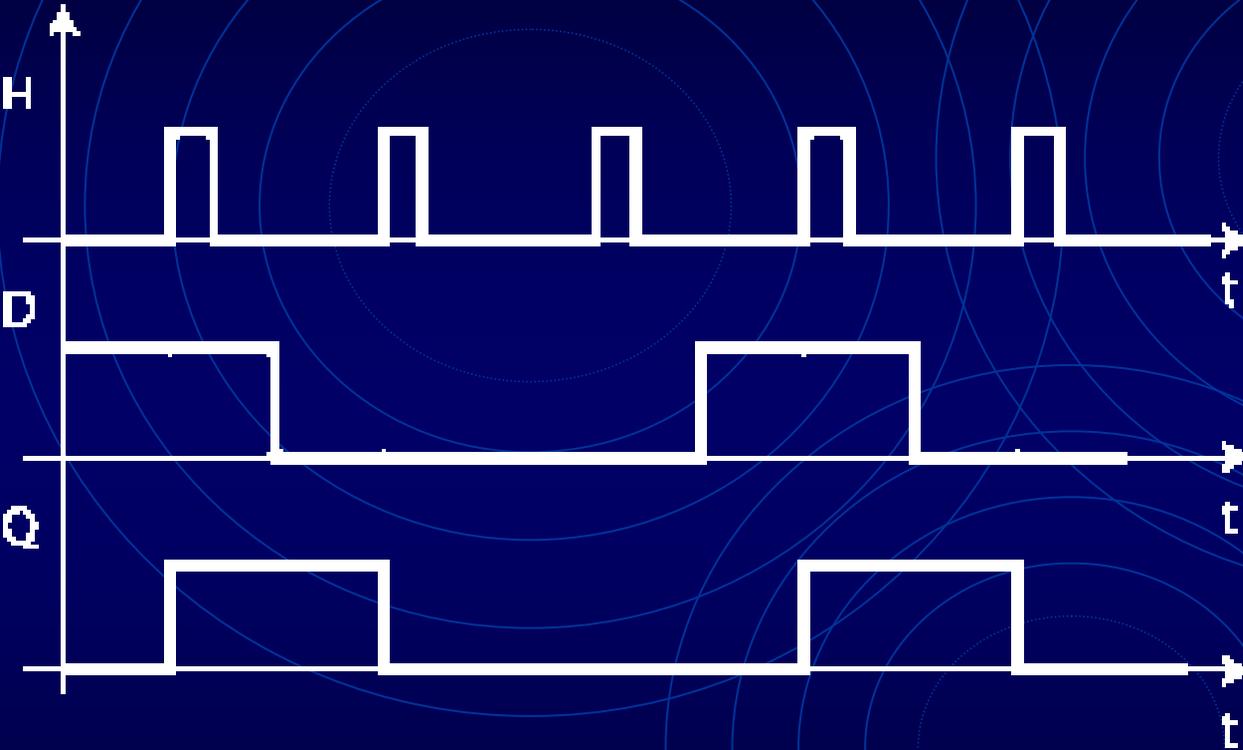
Mémoire

Recopie

Mémoire

Les Bascules

D Positive Edge Triggered



H	D	Q_t	Q_{t+}	Fonction
0	x	Q	Q	Mémoire
1	X	Q	Q	Mémoire
\uparrow	1	Q	1	Mise à 1
\uparrow	0	Q	0	Mise à 0

Recopie

Recopie

Recopie

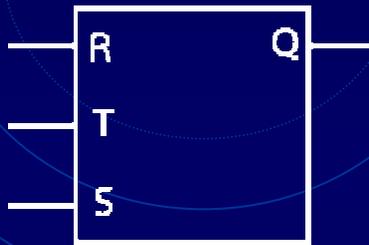
Recopie

Recopie

Les Bascules

Bascule RST

- Symbole



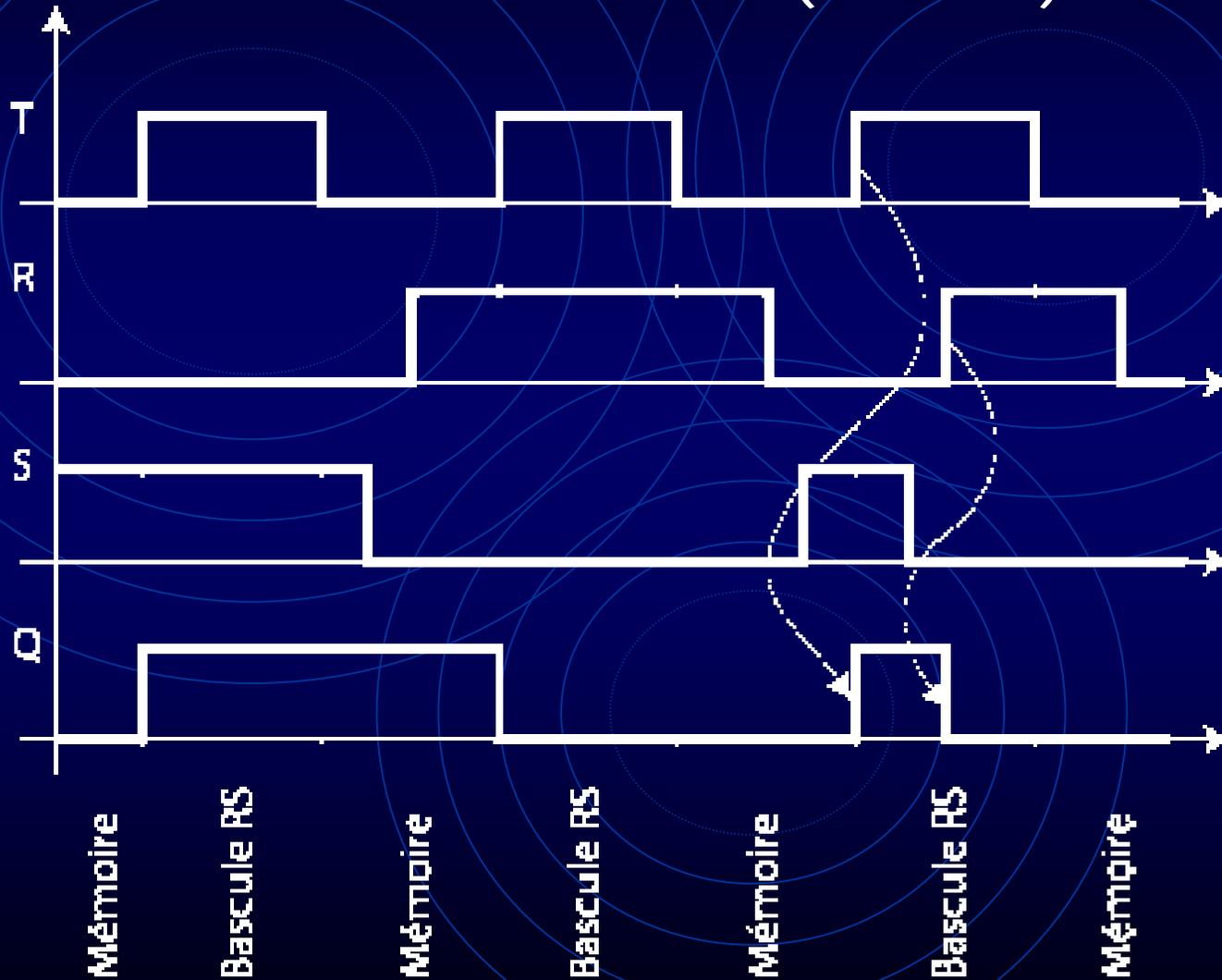
T	R	S	Q _t	Q _{t+}	Fonction
1	0	0	Q	Q	Mémoire
1	0	1	Q	1	Mise à 1
1	1	0	Q	0	Mise à 0
1	1	1	Q	0	Effacement prioritaire
0	X	X	Q	Q	Mémoire

- Fonctionnement :

- En présence d'un signal actif d'horloge (ici T=1), le fonctionnement est celui de la bascule RS
- En absence signal actif d'horloge, fonction mémoire

Les Bascules

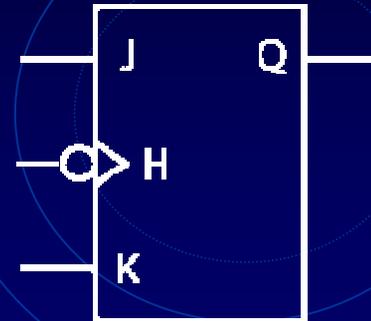
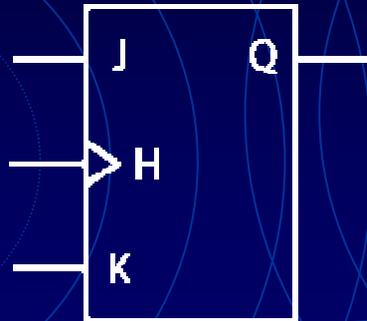
Bascule RST (Suite)



Les Bascules

Bascules JK

- Symbole

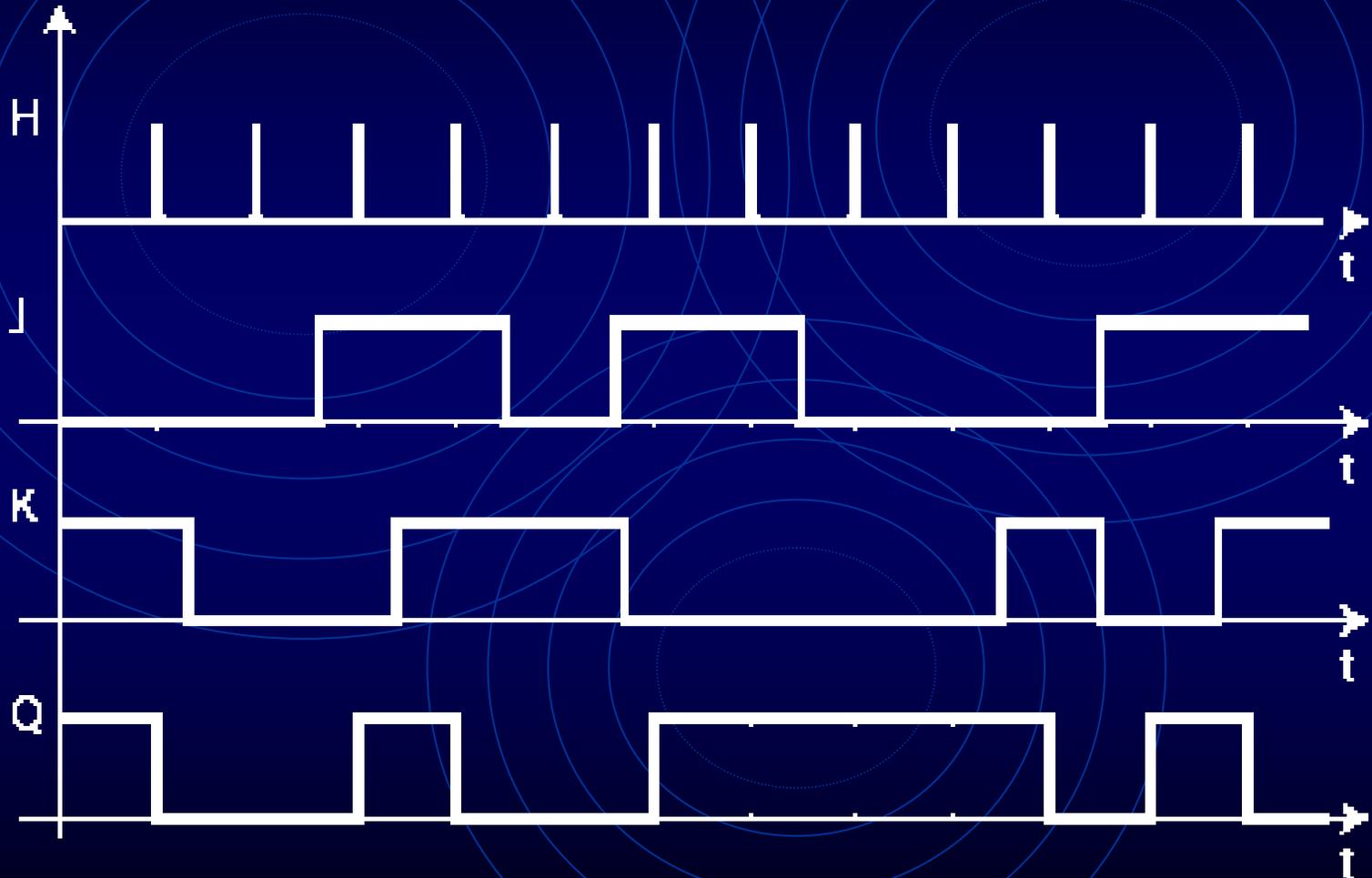


- Table de fonctionnement

J	K	H	Q_t	Q_{t+}	Fonction
0	0	\uparrow	Q	Q	Mémoire
0	1	\uparrow	Q	0	Mise à 0
1	0	\uparrow	Q	1	Mise à 1
1	1	\uparrow	Q	\overline{Q}	Type T
X	X	0 ou 1	Q	Q	Mémoire

Les Bascules

Bascule JK (Suite)



Les Bascules

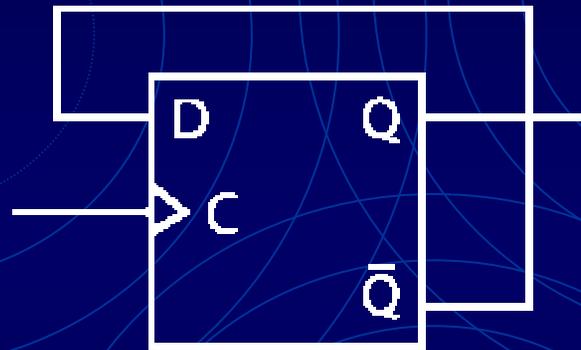
Bascules de type T (toogle)

- Généralement à déclenchement sur front
- Ces bascules n'existent pas en tant que telle, mais se construisent à partir de bascules existantes
- Fonctionnement : La sortie change d'état à chaque apparition d'un front actif d'horloge

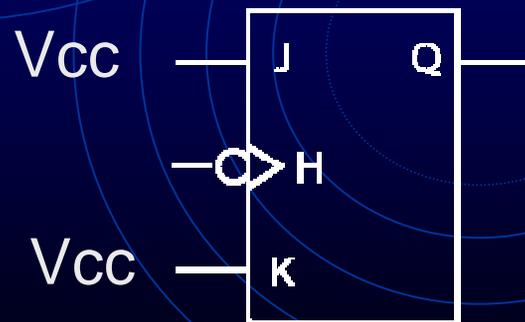
Les Bascules

Bascule T (Suite)

- Construction à partir d'une bascule D



- Construction à partir d'une bascule JK

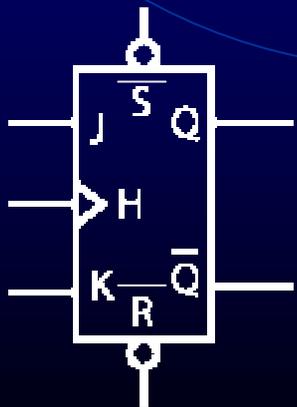


Les Bascules

Entrées Asynchrones

- Entrées d'initialisation Set ou Reset
 - Set : Mise à 1 asynchrone de la sortie (forçage)
 - Reset ou Clear : Mise à 0 asynchrone de la sortie
 - Entrées pouvant être actives sur le niveau bas

■ Symbolique



\overline{S}	\overline{R}	J	K	H	Q_t	Q_{t+}	Fonction
1	1	0	0	\uparrow	Q	Q	Mémoire
1	1	0	1	\uparrow	Q	0	Mise à 0
1	1	1	0	\uparrow	Q	1	Mise à 1
1	1	1	1	\uparrow	Q	\overline{Q}	Type T
1	1	X	X	0 ou 1	Q	Q	Mémoire
1	0	X	X	X	Q	0	Forçage à 0
0	1	X	X	X	Q	1	Forçage à 1
0	0	X	X	x	Q	Q	interdit

Les compteurs

- **Compteurs asynchrones**
 - Essentiellement utilisés en division de fréquence
- **Compteurs synchrones**
 - Interviennent dans la génération de séquences ou dans la composition d'un nombre important de dispositifs séquentiels

Les compteurs

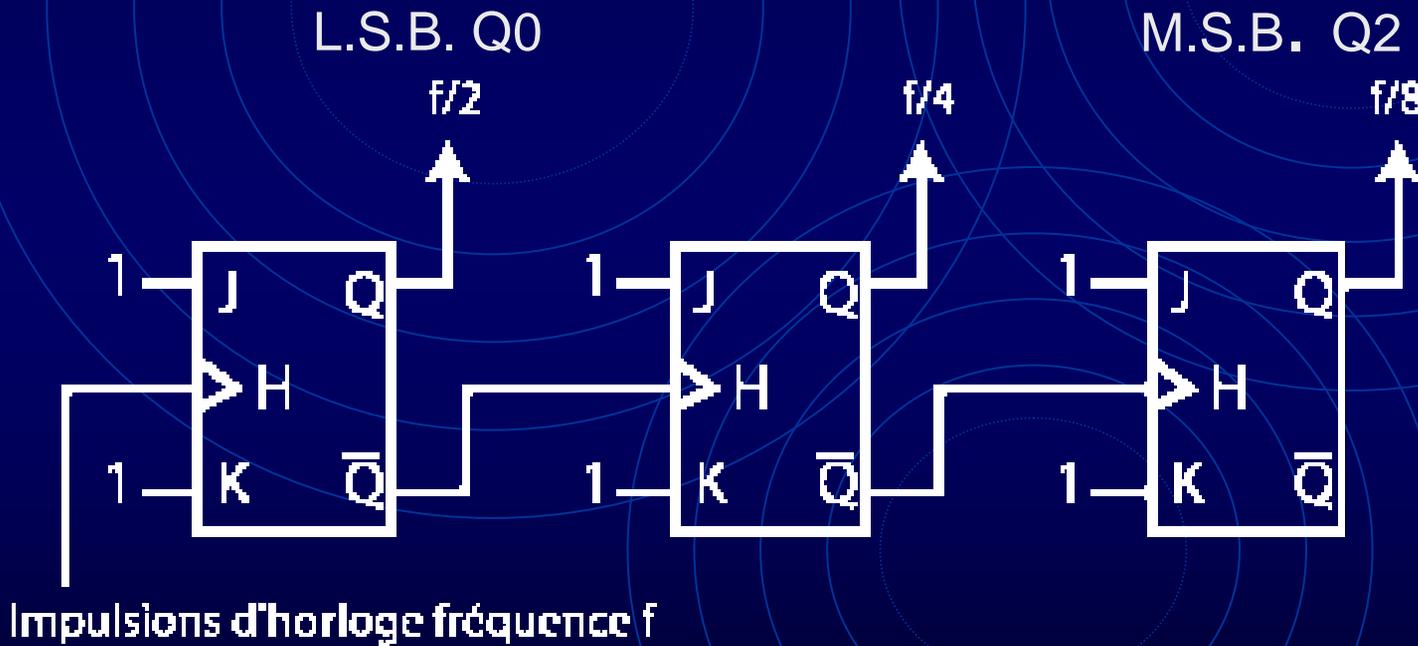
Compteurs Asynchrones

- Constitution générale
 - Mise en cascade de bascules
 - L'horloge (ou les impulsions à compter) n'est envoyée que sur l'entrée d'horloge de la première bascule.
 - La sortie d'une bascule, attaque l'entrée d'horloge de la bascule suivante

Les compteurs

Mise En Cascade de Bascules

Déclenchement sur front montant



Q2	Q1	Q0
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Chaque bascule est montée en compteur (ou diviseur) par 2

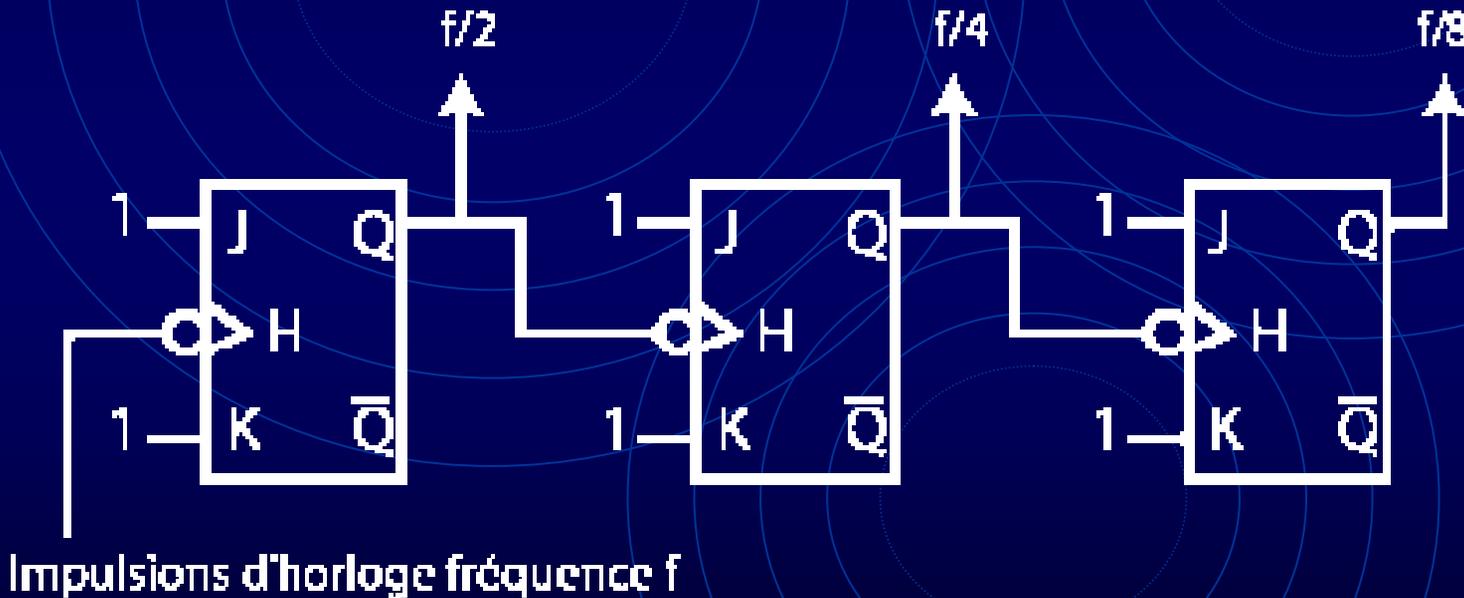
Les compteurs

Mise En Cascade de Bascules

Déclenchement sur front descendant

L.S.B. Q0

M.S.B. Q2

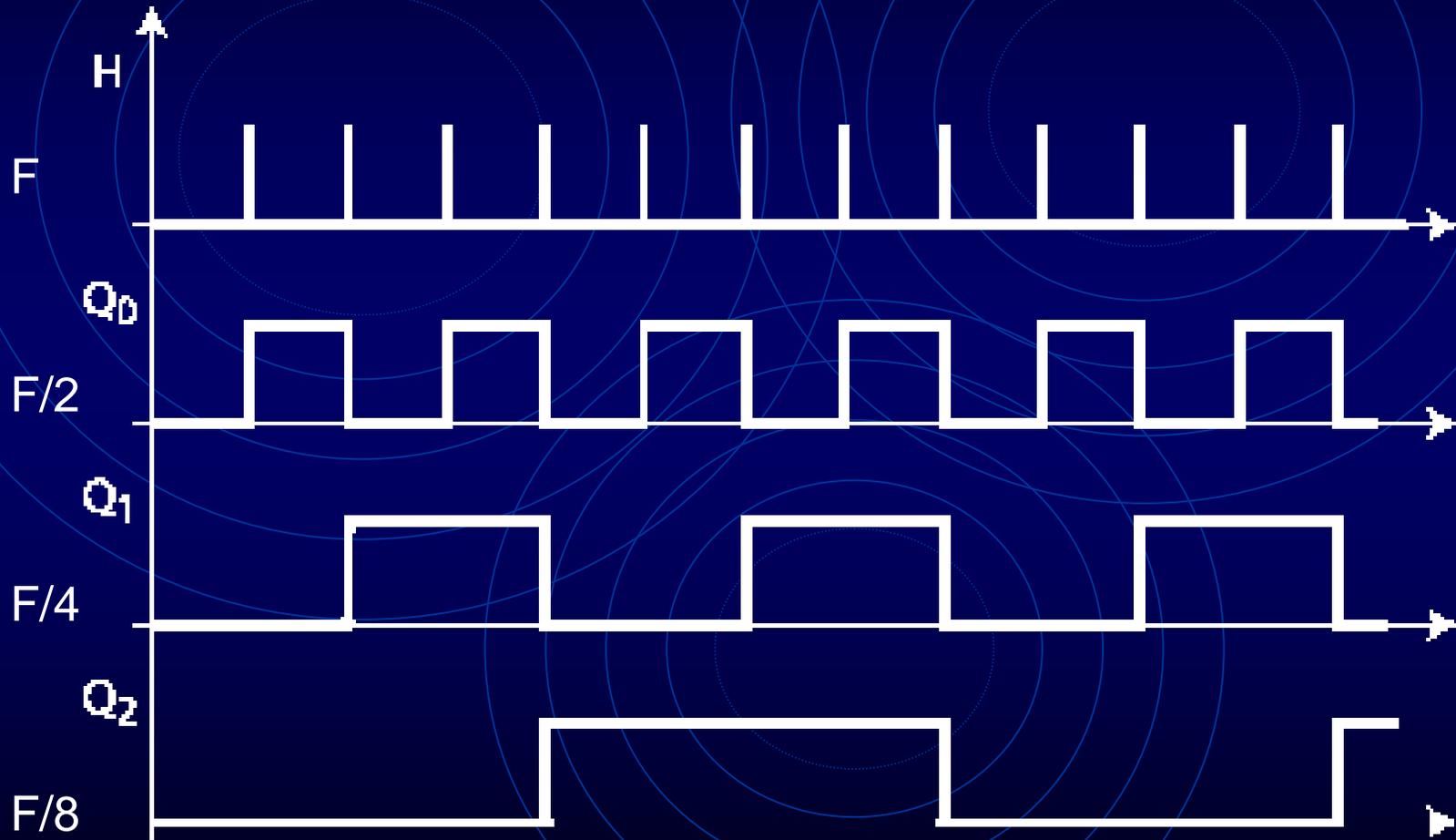


Q2	Q1	Q0
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

- Même principe avec les bascules D (D reliée à \bar{Q})

Les compteurs

Division de Fréquence



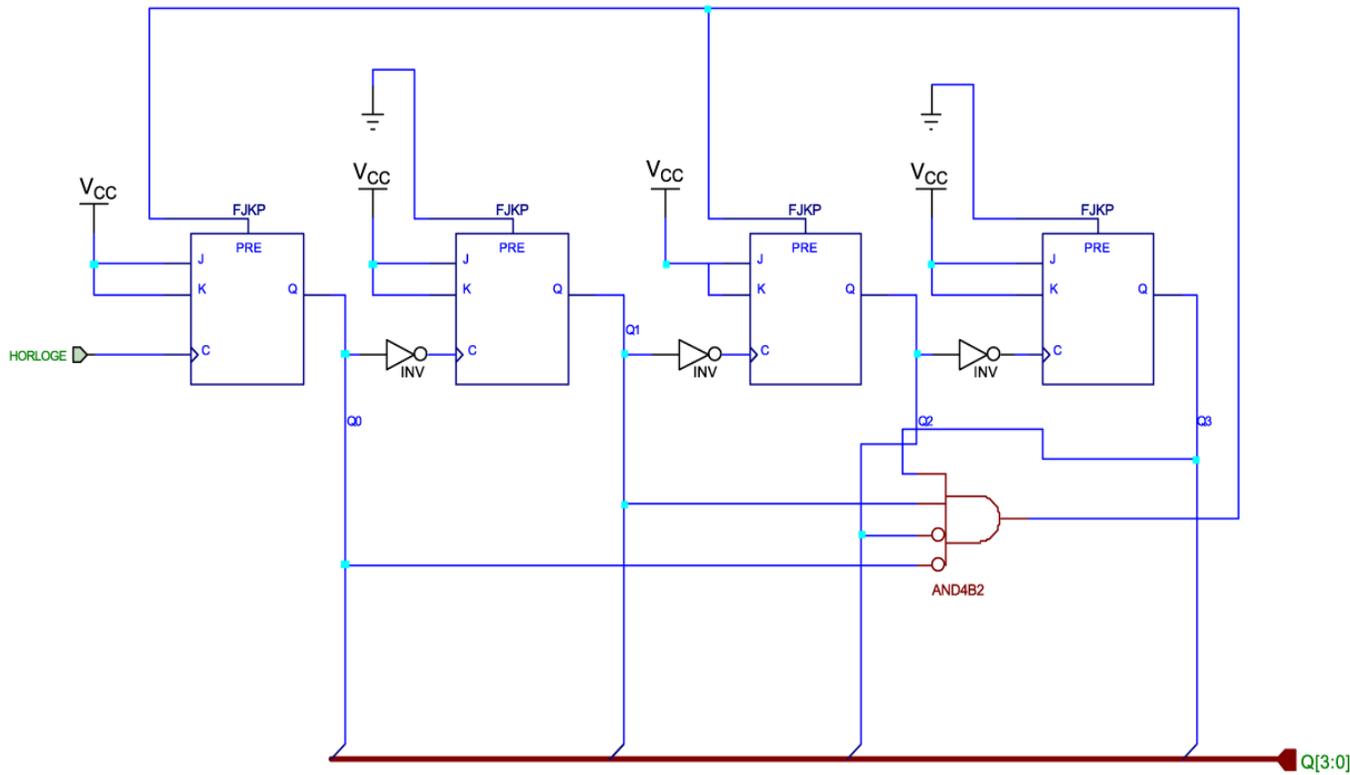
Les compteurs

Compteur Modulo N (0 à N-1)

- Recherche du nombre n de bascules
 - $2^{n-1} < N \leq 2^n$
- Décodage du nombre N
 - Fonction de détection de la combinaison binaire correspondant à N
 - Utiliser pour forcer à 0 les bascules dont les sorties sont à 1
 - A l'impulsion N, toutes les bascules passeront à 0

Les compteurs

Exemple: Compteur Modulo 10 (0 à 9)



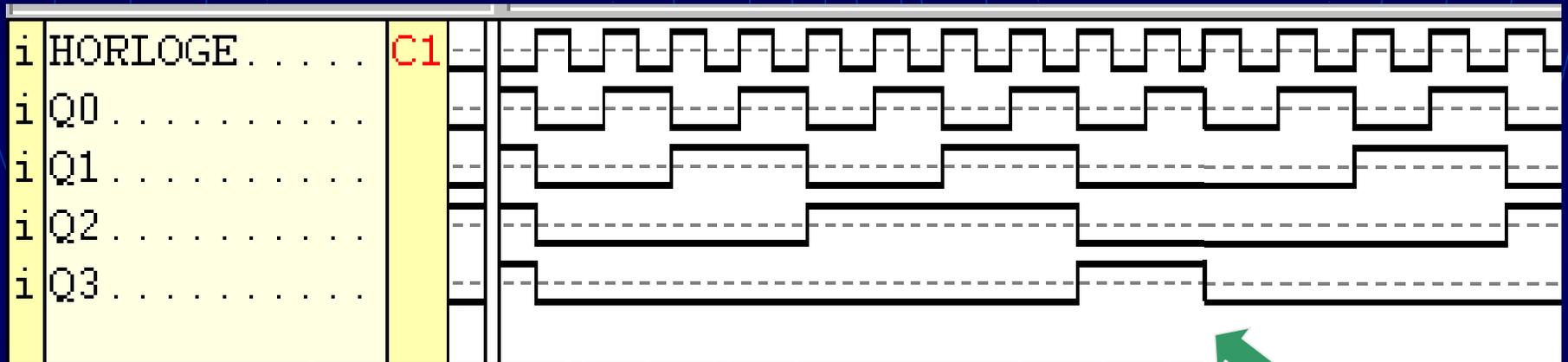
Q3	Q2	Q1	Q0
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1
1	0	1	0
1	0	1	1

Détection de l'état 10 et mise à 0



Les compteurs

Compteur Asynchrone Modulo 10 Chronogramme



Remise à 0

Les compteurs

Compteurs Synchrones

- Constitution générale
 - Les entrées d'horloge des bascules du compteur, reçoivent toutes le même signal d'horloge.
 - A chaque impulsion d'horloge, un circuit combinatoire recalcule à partir des nouvelles sorties, les valeurs à appliquer aux entrées des bascules, de façon à ce que la prochaine impulsion d'horloge provoque bien le passage à l'état suivant du compteur.

Les compteurs

Compteurs Synchrones

- Établir la table de transitions
- En déduire la table d'excitation
- Déterminer les expressions simplifiées des fonctions d'excitation
- Réaliser le câblage
- Tester

Les compteurs

Compteur Synchrone

- Exemple: Compteur binaire synchrone modulo 8 à déclenchement sur front montant
- $8 = 2^3$: 3 bascules

Les compteurs

Compteur synchrone modulo 8

1- Table de transitions

	Sorties actuelles		
État	Q_2	Q_1	Q_0
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1



Recyclage à 0

Les compteurs

Compteur synchrone modulo 8

2- Table d'excitation (avec bascules D)

État	Sorties présentes			Fonctions d'excitation		
	Q ₂	Q ₁	Q ₀	D ₂	D ₁	D ₀
0	0	0	0	0	0	1
1	0	0	1	0	1	0
2	0	1	0	0	1	1
3	0	1	1	1	0	0
4	1	0	0	1	0	1
5	1	0	1	1	1	0
6	1	1	0	1	1	1
7	1	1	1	0	0	0

Que doit on placer sur les entrées D ??

Les compteurs

Compteur synchrone modulo 8

3- Expressions simplifiées des fonctions d'excitation

D_2

		Q_1, Q_0			
		00	01	11	10
Q_2	0	0	0	1	0
	1	1	1	0	1

D_1

		Q_1, Q_0			
		00	01	11	10
Q_2	0	0	1	0	1
	1	0	1	0	1

$$D_2 = \overline{Q_2} \cdot \overline{Q_1} \cdot Q_0 + \overline{Q_2} \cdot Q_0 + Q_2 \cdot \overline{Q_1}$$

$$D_1 = Q_1 \cdot \overline{Q_0} + \overline{Q_1} \cdot Q_0 = Q_1 \oplus Q_0$$

$$D_0 = \overline{Q_0} \text{ (diviseur par 2)}$$

Les compteurs

Compteurs Synchrones

Fréquence maximale d'horloge

- Fréquence maximale d'horloge

- $T_{\min} = t_{pce} + t_{\text{setup}} + t_{\text{pff}}$

- t_{pce} temps de propagation maximum du circuit d'excitation

- t_{setup} temps de conditionnement des bascules

- t_{pff} temps de propagation des bascules

Les compteurs

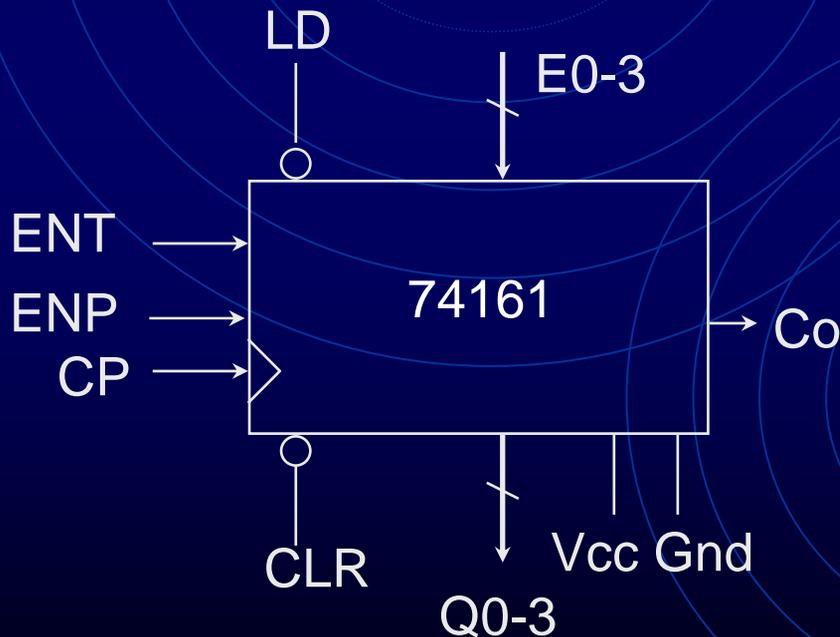
Compteurs Cycliques Synchrones

- Réalisation de cycles quelconques
- Même méthode de synthèse
- Présence d'états inutilisés
- Possibilités de défaillance (Parasites, états pièges)

Les compteurs

Présentation du 74161

- 74161 compteur intégré synchrone 4 bits
- Programmable cascadable de la famille TTL (16 broches (pins))



CP : horloge (front montant)

Q0-3 : sorties du compteur

E0-3 : entrées parallèles

CLR : RAZ asynchrone active à 0

LD : chargement parallèle asynchrone
actif au niveau bas
prioritaire sur le comptage

ENP/ENT : autorisation de comptage
comptage si ENP.ENT=1

Co : retenue = 1 si $Q_3Q_2Q_1Q_0$.ENT=1
(ENT agit sur Co en asynchrone)

Les registres

Registres

- Circuit séquentiel affecté au stockage ou au décalage d'une information de plusieurs bits (mot binaire).
- Un registre est constitué d'un ensemble de bascules du même type, actionnées par la même impulsion d'horloge.
- Il peut y avoir des portes externes pour contrôler les entrées des bascules.

Les registres

Registres

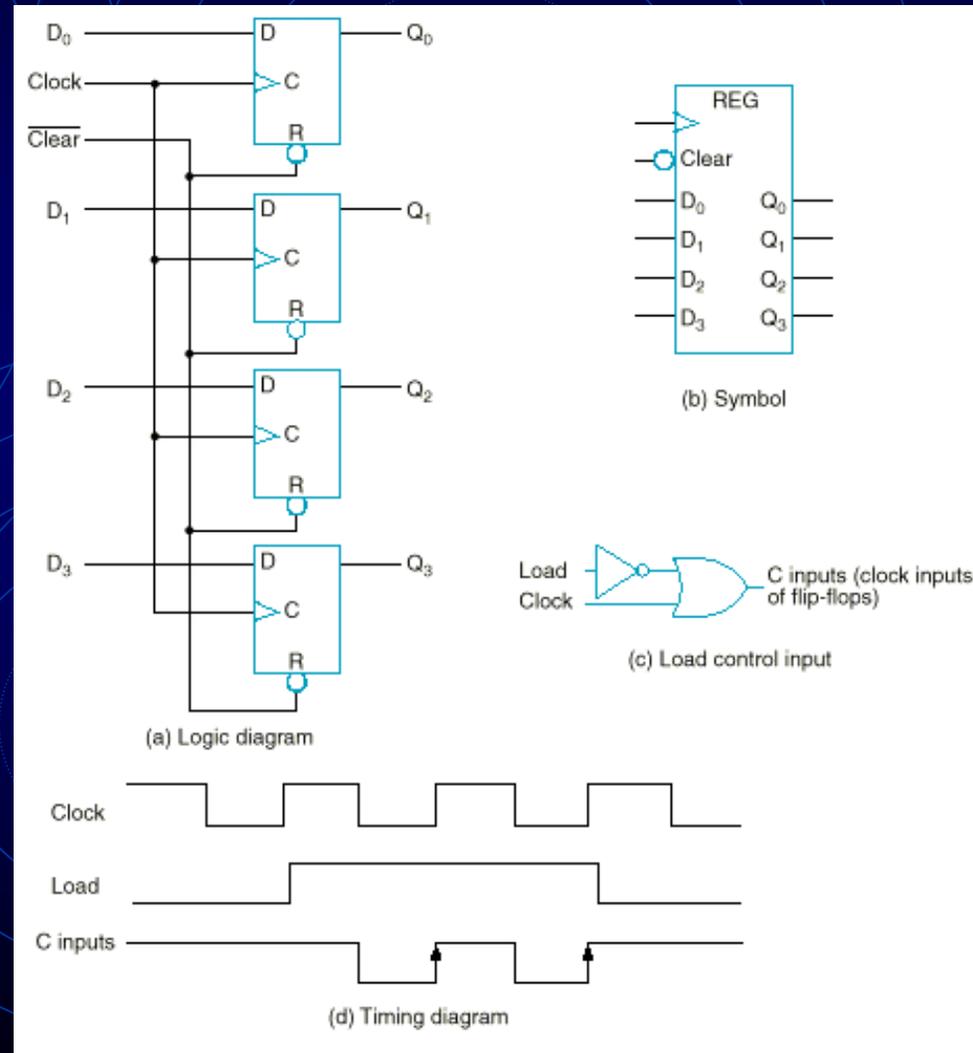
- Contenu : chaîne de bits
- Longueur : nombre de bascules
- Les bascules utilisées commutent habituellement sur un front (ascendant ou descendant).
- Tout circuit séquentiel peut être réalisé à l'aide de registres !

Les registres

Registres de mémoire (parallèles)

- Sur un front d'horloge, l'ensemble des entrées des bascules est recopié sur les sorties

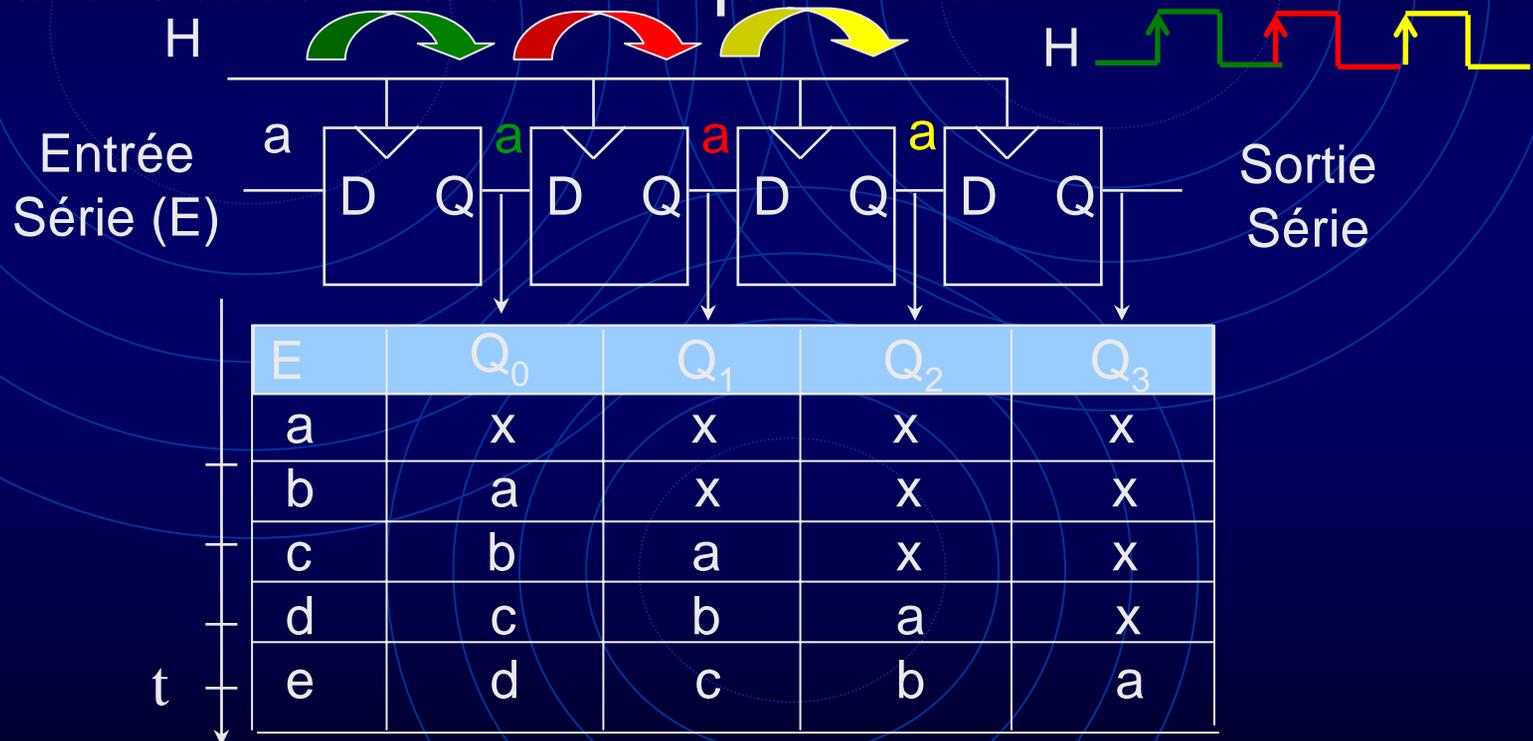
Ensemble de bascules D-edge connectées à la même horloge



Les registres

Registre à décalage

- Le contenu d'une cellule se décale vers la cellule suivante à chaque front

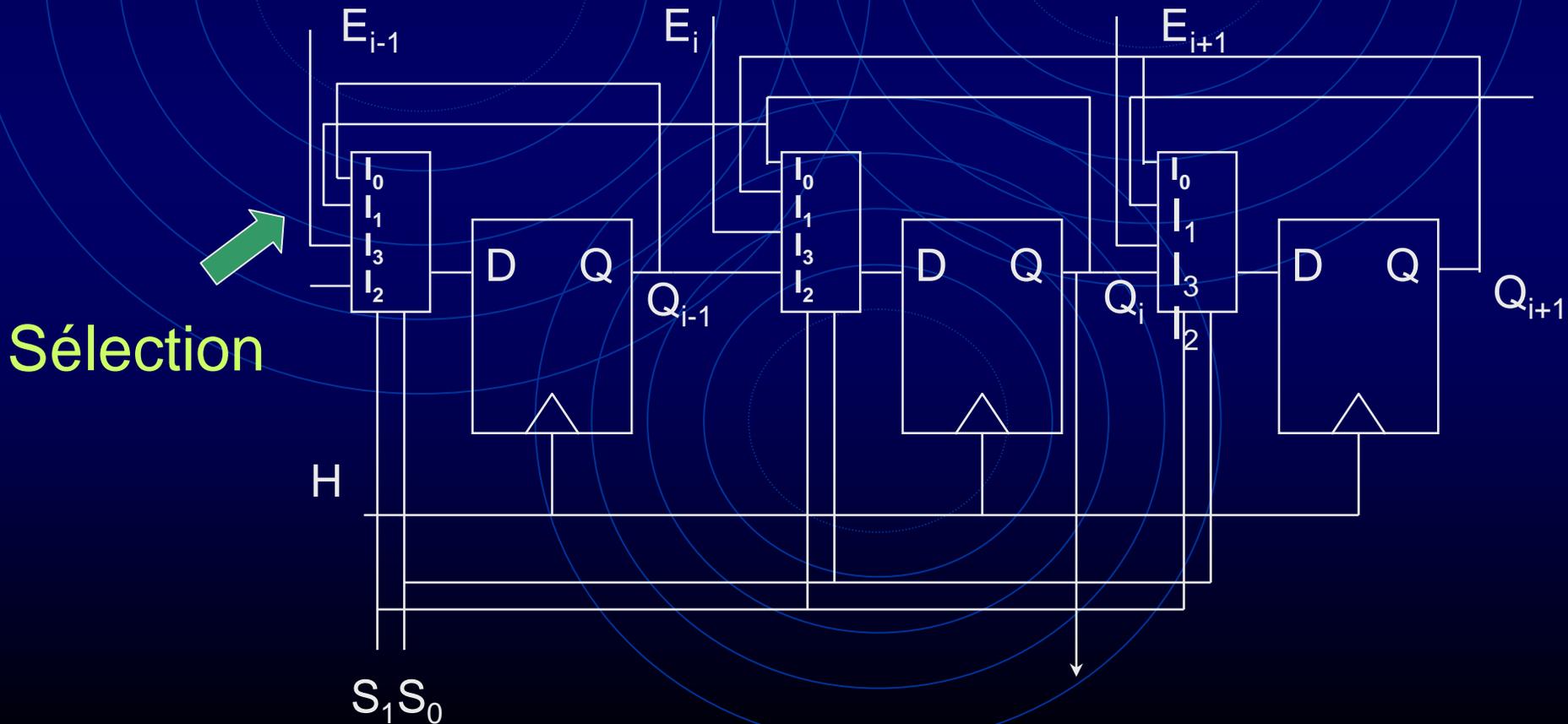


- Structure possible en JK (Q reliée à l'entrée J de la bascule suivante, \overline{Q} à l'entrée K)

Les registres

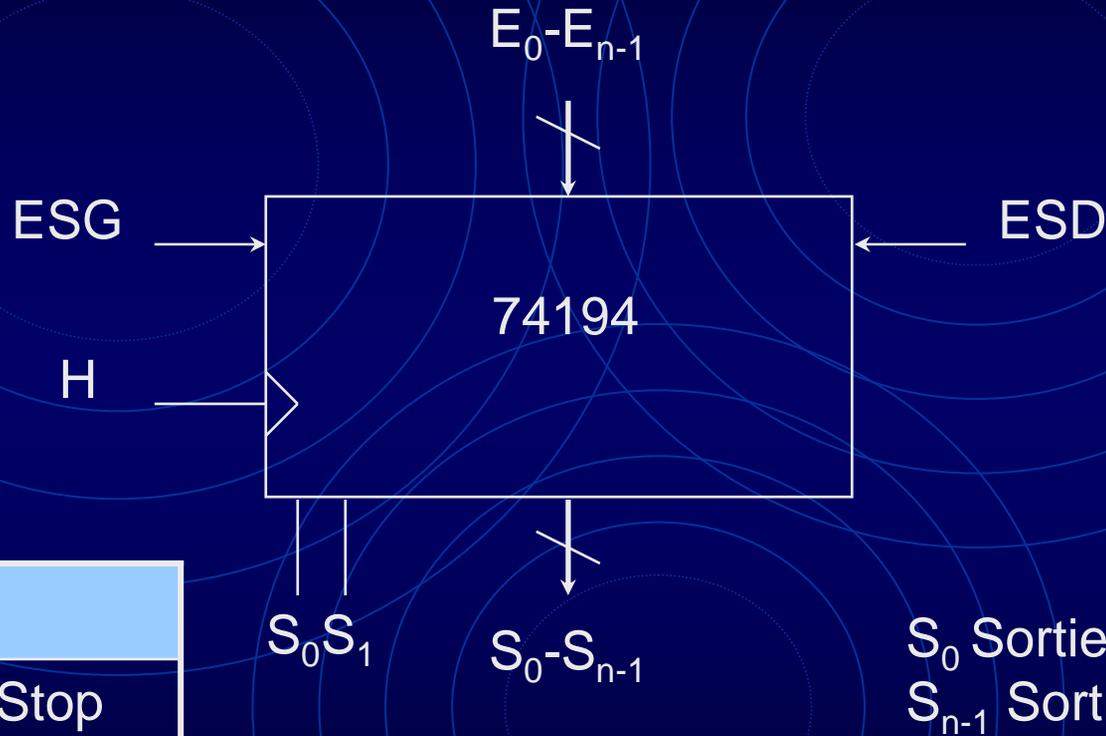
Registre universel

- Entrée série, sortie série, chargement parallèle, lecture parallèle



Les registres

Registre universel (suite)



S_0	S_1	
0	0	Stop
0	1	Shift right
1	0	Shift left
1	1	Load